

FPGA Design of MAC Protocol Based on Exhaustive Service Polling Mechanism

Yuping Lai¹, Xiu Ma¹, Longjun Liu², Hongwei Ding², Chao Li²

¹School of Computer, North China University of Technology, Beijing

²Department of Communications Engineering, Yunnan University, Kunming Yunnan

Email: laiyp@ncut.edu.cn

Received: May 3rd, 2018; accepted: May 21st, 2018; published: May 29th, 2018

Abstract

MAC protocol is a direct link between physical and network layer, which is one of the key protocols to ensure high efficient communication. According to the characteristics of polling system, this paper presents a FPGA design of MAC protocol based on exhaustive service polling mechanism. The design makes full use of the characteristics of flexibility and reconfigurability of FPGA. The method of combination of the hardware circuit description language Verilog HDL and the principle diagram is adopted, using Quartus II 8.0 to carry on the synthesis and routing, testing in the DE2. The design has the characteristics of good real-time, high reliability, strong portability, and can effectively reduce the transmission delay, and improve the bus utilization. The system designed can be widely used in wireless sensor networks, Ad Hoc networks, mobile communications networks, and networking and other fields.

Keywords

MAC Protocol, Polling System, Exhaustive Service, Queue Length, Polling Cycle, FPGA

基于完全服务轮询机制MAC协议的FPGA设计

赖裕平¹, 马秀¹, 刘龙军², 丁洪伟², 李超²

¹北方工业大学计算机学院, 北京

²云南大学通信工程系, 云南 昆明

Email: laiyp@ncut.edu.cn

收稿日期: 2018年5月3日; 录用日期: 2018年5月21日; 发布日期: 2018年5月29日

摘要

MAC协议是连接物理链路和网络层直接的纽带, 是保证网络高效通信的关键协议之一。本文根据轮询系

文章引用: 赖裕平, 马秀, 刘龙军, 丁洪伟, 李超. 基于完全服务轮询机制 MAC 协议的 FPGA 设计[J]. 计算机科学与应用, 2018, 8(5): 748-756. DOI: 10.12677/csa.2018.85083

统的特性,提出了一种基于完全服务轮询机制MAC协议的FPGA设计。该设计充分利用FPGA的灵活性和可重构性的特点,采用硬件描述语言Verilog HDL和原理图相结合的方法,使用Quartus II 8.0进行综合和布线,在DE2开发板上进行测试。该设计具有实时性好、可靠性高、可移植性强等特点,能够有效减小传输时延,提高总线利用率。可广泛用于无线传感器网络、Ad Hoc网络、移动通信网络、物联网等领域。

关键词

MAC协议, 轮询系统, 完全服务, 排队队长, 轮询周期, FPGA

Copyright © 2018 by authors and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

1. 引言

物联网是继计算机、互联网之后,世界信息产业的第三次浪潮,是将信息化技术的应用更加全面地为人类生活和生产服务的信息化大升级[1]。2014年全球物联网发展报告[2]中指出,物联网技术正在全球范围内飞速发展,所带动的新型信息化与传统领域走向深度融合。物联网对行业和市场带来的冲击和影响已广受关注。物联网技术的应用也将推动多行业的生产工作模式向信息化、智能化转变。目前,物联网技术已在工程检测[3]、灾害预警[4]、环境监测[5]、现代农业[6] [7]、危险物品监测[8]等领域得到应用。

在物联网中有着诸多协议保证网络正常通信。其中对网络性能影响较大的是MAC协议,其规定了信道的使用方式,是物联网研究的热点。传统的CSMA协议、改进型的CSMA/CA协议以及后来发展的S-MAC协议和T-MAC协议都是基于竞争型的协议,由于竞争和冲突的存在,无法为时延要求较高的业务提供QoS保障,同时也大大降低了系统的吞吐量[9]。

轮询系统具有的独特性使得基于轮询机制的MAC协议能够有效克服传送冲突给系统造成的不利影响。FPGA具有灵活性高、可重构性好、运算能力强等特点[10]。利用FPGA设计的基于完全服务轮询机制的MAC协议能够有效防止碰撞、冲突的发生,减小网络传输时延,提高信道利用率。

本文以MAC协议为研究对象,分别讨论了CSMA、CSMA/CA、S-MAC、T-MAC协议在竞争情况下的不足。根据轮训系统的独特性和FPGA的灵活性,设计了基于完全服务下的MAC协议的FPGA实现,并做了系统仿真、分析。仿真结果表明,基于完全服务轮询机制的MAC协议能够有效避免数据冲突、减小传输时延、提高系统吞吐量和总线利用率。该设计在功能上和参数指标上都达到了要求,实现了设计目标。

2. 系统原理

MAC (Multiple Access Control)协议,即多路访问控制协议,该协议决定了节点什么时候允许发送分组,而且通常控制对物理层的所有访问。共分为三大类:1)按信道划分,将信道划分为较小的“段”,一般有频分多址(FDMA)、时分多址(TDMA)、码分多址(CDMA)。2)随即访问,即不划分信道,允许碰撞发生并想办法从“碰撞”恢复。一般而言为竞争类的MAC协议,当然也有分配类和混合类的协议。对于WLAN,其中竞争类协议主要有CSMA, MACA, MACAW, FAMA, BTMA等。而非竞争类的协议主要有FPRP等协议。3)轮询,主节点轮流“邀请”从属节点发送数据。

完全服务轮询系统的服务规则是：获得发送权的站点既要发送服务间隔时间内到达的信息分组，还要发送服务期间新到达的信息分组[11]。系统工作方式可描述为三个基本过程：信息分组到达过程；信息分组传输服务过程；站点间轮询转换过程。信息分组到达过程是符合到达率为 λ 的泊松分布，其随机变量的概率母函数为 $A(z)$ 。信息分组的服务过程中，单个信息分组的服务时间为 β ，其随机变量的概率母函数为 $B(z)$ 。轮询转换过程中，转换时间为 γ ，其随机变量的概率母函数为 $R(z)$ 。系统服务强度为 $\rho(\rho = \lambda\beta)$ ，系统稳定的条件为 $\rho < 1$ 。

假定 $i(i=1,2,\dots,N)$ 号站点是在 t_n 时刻接收服务器服务，当 i 号站点以完全服务方式发送完其存储器内的信息分组后，服务器就转去查询 $i+1$ 号站点， $i+1$ 号站点在 t_n+1 时刻接受服务。定义随机变量 $\xi_i(n)$ 表示 i 号站点在 t_n 时刻，其存储器内的信息分组数，那么完全服务系统在 t_n 时刻的状态就可以表示为 $[\xi_1(n), \xi_2(n), \dots, \xi_i(n), \dots, \xi_N(n)]$ ，其概率分布为 $P[\xi_i(n) = x_i; i=1,2,\dots,N]$ ，描述该系统中 N 个系统状态变量的概率分布函数为 $\pi_i(x_1, x_2, \dots, x_i, \dots, x_N)$ 。那么，在 t_n 时刻，系统状态变量的概率分布函数为：
 $\lim_{n \rightarrow \infty} P[\xi_i(n) = x_i; i=1,2,\dots,N] = \pi_i(x_1, x_2, \dots, x_i, \dots, x_N)$ ， $\pi_i(x_1, x_2, \dots, x_i, \dots, x_N)$ 的概率母函数定义为：

$$G_i(z_1, z_2, \dots, z_N) = \sum_{x_1=0}^{\infty} \sum_{x_2=0}^{\infty} \dots \sum_{x_i=0}^{\infty} \dots \sum_{x_N=0}^{\infty} \pi_i(x_1, x_2, \dots, x_i, \dots, x_N) z_1^{x_1} z_2^{x_2} \dots z_i^{x_i} \dots z_N^{x_N} \quad (i=1,2,\dots,N) \tag{1}$$

假设服务器对在任何一个时隙内进入任何一个站点的信息分组进行完全服务所需时间的随机变量是相互独立且服从相同概率分布的，其概率母函数 $F(z_i)$ 为：

$$F(z_i) = E[z_i^{v_i, m}] = A(B(z_i F(z_i))) \quad (i=1,2,\dots,N)$$

在 t_n+1 时刻开始对 $i+1$ 号站点服务，有关系式：

$$\begin{cases} \xi_j(n+1) = \xi_j(n) + \eta_j(v_i) + \mu_j(u_i) \\ \xi_i(n+1) = \mu_i(u_i) \end{cases} \quad (j \neq i) \tag{2}$$

$$\begin{aligned} G_{i+1}(z_1, z_2, \dots, z_i, \dots, z_N) &= \lim_{n \rightarrow \infty} E \left[\prod_{j=1}^N z_j^{\xi_j^{(n+1)}} \right] \\ &= \lim_{n \rightarrow \infty} E \left[\prod_j z_j^{\xi_j(n) + \mu_j(u_i) + \eta_j(v_i)} \cdot z_i^{\mu_i(u_i)} \right] = R \left[\prod_{j=1}^N A_j(z_j) \right] \lim_{n \rightarrow \infty} E \left[\left(\prod_{j=1}^N z_j^{\xi_j(n)} \right) \left(\prod_{j=1}^N z_j^{\eta_j(v_i)} \right) \right] \\ &= R \left[\prod_{j=1}^N A_j(z_j) \right] G_i[z_1, z_2, \dots, z_{i-1}, B_i \left(\prod_{j=1}^N A_j(z_j) \right) F \left(\prod_{j=1}^N A_j(z_j) \right), z_{i+1}, \dots, z_N] \quad (i=1,2,\dots,N) \end{aligned} \tag{3}$$

定义在 t_n 时刻第 i 号站点开始接受服务时，第 j 号站点存储器中平均存储的信息分组数(即信息分组的平均排队队长)为：

$$g_i(j) = \lim_{z_1, z_2, \dots, z_i, \dots, z_N \rightarrow 1} \frac{\partial G_i(z_1, z_2, \dots, z_i, \dots, z_N)}{\partial z_j} \quad (i=1,2,\dots,N; j=1,2,\dots,N)$$

化简得到完全服务系统的平均排队队长：

$$g_i(i) = \frac{N\gamma\lambda(1-\rho)}{1-N\rho} \tag{4}$$

轮询周期为服务器按照完全服务策略对所有站点完成一次服务所用时间的统计平均值，它由服务时间和转换时间构成。利用平均循环周期和平均排队队长关系得：

$$\begin{aligned}\bar{\theta} &= \sum_{i=1}^N \left[g_i(i) \beta_i + g_i(i) \beta_i \lambda_i \beta_i + g_i(i) \beta_i (\lambda_i \beta_i)^2 + \dots + \beta_i \gamma_i \right] \\ &= N \beta_i g_i(i) \frac{1}{1-\rho} + N \beta_i \gamma_i = \frac{N \gamma}{1-N\rho}\end{aligned}\quad (5)$$

系统的吞吐量是指单位时间内完全服务轮询系统所能传输的信息分组数，其表达式为：

$$T = N\rho \quad (6)$$

3. FPGA 设计实现

FPGA (Field-Programmable Gate Array)，即现场可编程门阵列，它是在 PAL、GAL、CPLD 等可编程器件的基础上进一步发展的产物。它是作为专用集成电路(ASIC)领域中的一种半定制电路而出现的，既解决了定制电路的不足，又克服了原有可编程器件门电路数有限的缺点。以硬件描述语言(Verilog 或 VHDL)所完成的电路设计，可以经过简单的综合与布局，快速的烧录至 FPGA 上进行测试，本文采用 Verilog 语言。可以根据需要，通过可编辑的连接把 FPGA 内部的逻辑块连接起来，内部电路的逻辑块和连接可以按照设计者而改变，所以 FPGA 可以完成所需要的逻辑功能。FPGA 开发需要从顶层设计、模块分层、逻辑实现、软硬件调试等多方面着手。本文采用 Altera 公司的开发平台 Quartus II 来进行开发。

根据 FPGA 并行计算的特点[12]和自顶向下的设计思路，完全服务轮询系统需要区分功能进行模块化设计。信源模块需要能够产生具有一定到达率的、符合泊松分布达到的信息分组；站点模块能够在读、写信号的控制下实现信息分组的存储和发送功能；轮询控制模块能够实现符合完全服务策略的控制功能；接收终端模块能够完成从总线上读取该终端所对应的站点发送的信息分组的功能。

3.1. 信源模块

根据实际网络中的业务情况，信源模块要产生多位符合泊松分布到达的信息分组。利用现有的 FPGA 软核来设计是不易实现的。MATLAB 软件中有可产生泊松分布的函数 Poissrnd。那么就可以利用 FPGA 的 ROM 对 MATLAB 产生的泊松分布序列进行读取，但读出结果是 2 位的。再设计出具有 2 位到 8 位映射功能的转换模块，将 ROM 读出的 2 位序列转换为 8 位，作为信源输出的信息分组。设计时，统一将有效信源输出设定为 10101010。图 1 为信源模块输出仿真结果。图中，gc 为 ROM 读取的泊松分布序列，q 为 8 位信源输出信息分组。

3.2. 站点模块

根据完全服务轮询系统的工作模式，站点模块需具备以下功能：当写信号有效时，存储信息分组；当读信号有效且站点存储器中有需要发送的信息分组时，按照 FCFS (First Come First Served)的原则读取存储器内的信息分组；当存储器内的信息分组全部发送完时，输出存储器为“空”的标志信号为高电平。图 2 为 4 个站点的电路设计框图。4 个站点是采用异步 Fifo 进行设计的。“写入信号”有效时，则存储当前的信息分组；“读出信号”有效且站点存储器不为“空”时，则按“先进先出”的顺序读取存储器内的信息分组；存储器内的信息分组全部发送完时，存储器为“空”的标志信号“empty”置为高电平。此时，开始查询下一个站点。若所查询的站点的存储器为“空”的标志信号“empty”为低电平，即存储器内有需要发送的信息分组，则对该站点进行服务，否则转到查询下一个站点。这与设计站点模块所要完成的功能是一致的。

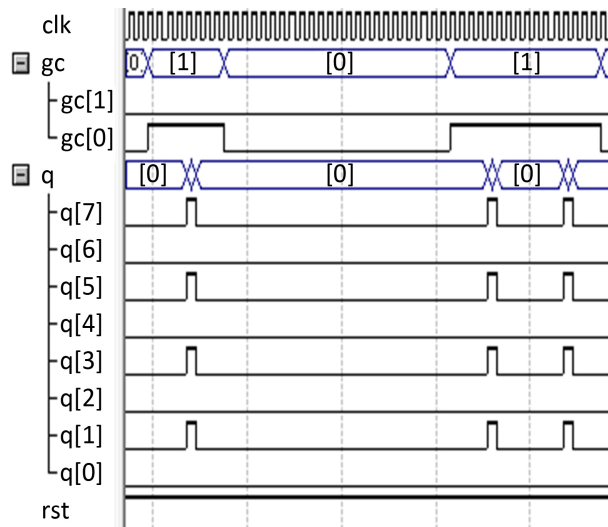


Figure 1. Simulation results for the source module
图 1. 信源模块仿真结果

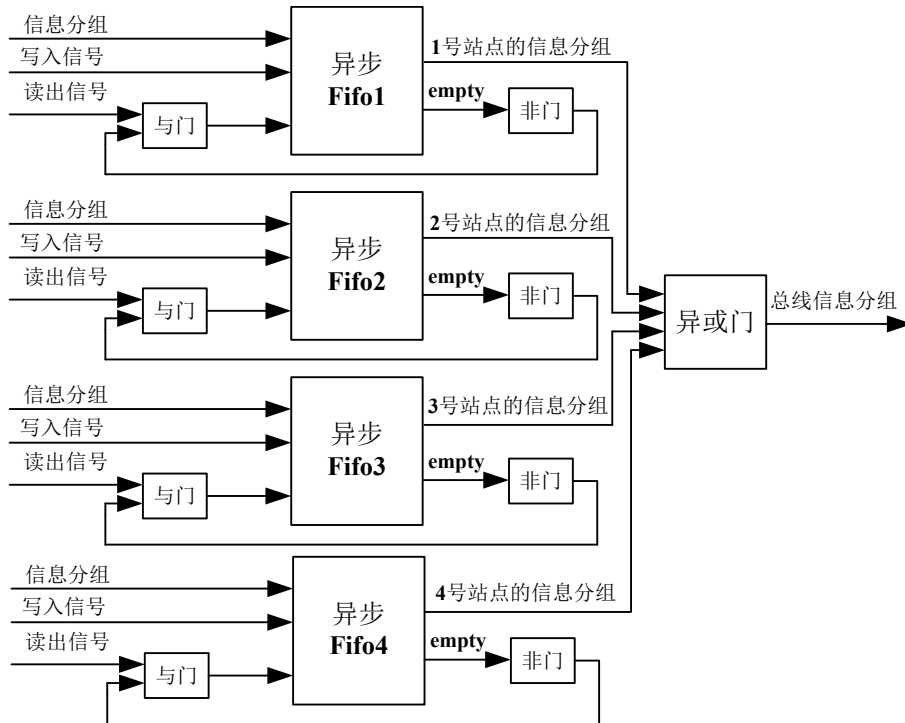


Figure 2. Block diagram of the site circuit design
图 2. 4 站点电路设计结构框图

3.3. 轮询控制模块

轮询控制模块是完全服务轮询系统的核心模块，控制系统按照完全服务的策略进行工作。图 3 是轮询控制模块状态转换图。当某一站点获得服务权限时，首先判断该站点的存储器为“空”的标志信号“empty”是否为低电平，若为低电平，则说明该站点有需要发送的信息分组，就开始对该站点服务。同时，每发送完一个信息分组就对该站点存储器为“空”的标志信号“empty”进行一次判断，若为高电平，则说明

已发送完该站点存储器内所有的信息分组，就转到查询下一个站点，否则，继续为当前站点服务，这与完全服务策略是相符的。

3.4. 接收终端模块

接收终端要完成从总线上读取该终端所对应的站点发送的信息分组。终端模块结构如图 4 所示。图中，滤波模块的作用是滤除全零的不正确信息分组。接收到的信息分组存储在 Fifo 内，由持续高电平的“读取控制 r”信号控制读取信息分组。输出端，只有当 Fifo 不为空(即 empty 为低电平)时，读出的数据才是所要接收的正确的信息分组。

3.5. 轮询控制模块

图 5 为完全服务轮询系统的 FPGA 顶层设计图。图中，4 个信源产生的信息分组在轮询控制模块的控制下，在 4 个站点中按照完全服务策略进行存储和发送。4 个站点发送的信息分组经“或”运算后发送到总线上。由于 4 个站点不可能同时发送信息分组，故不会产生碰撞问题。4 个接收终端从总线上读取各自所对应的站点发送的信息分组，完成正确接收，实现系统功能。

4. 系统性能评估

4.1. 仿真测试

图 6 是所设计的完全服务轮询系统的仿真测试结果。4 号接收终端的信息分组 r4 与 4 号站点发送的信息分组 d4 是完全相同的，只是在时间上有一个时隙的延迟。而且信息分组都是 10101010，这与信源

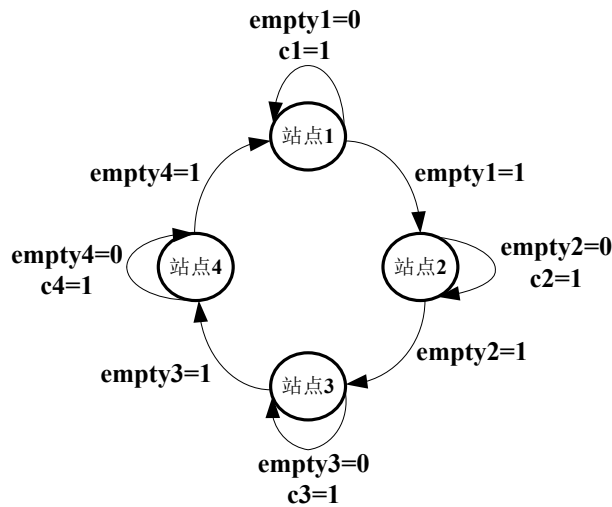


Figure 3. State machine of the polling control module
图 3. 轮询控制模块状态机

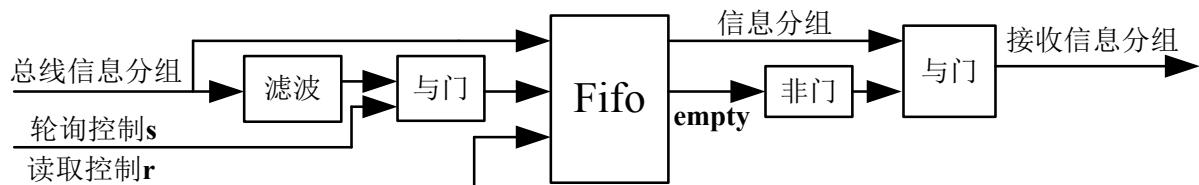


Figure 4. Module structure diagram of the receiving terminal
图 4. 接收终端模块结构图

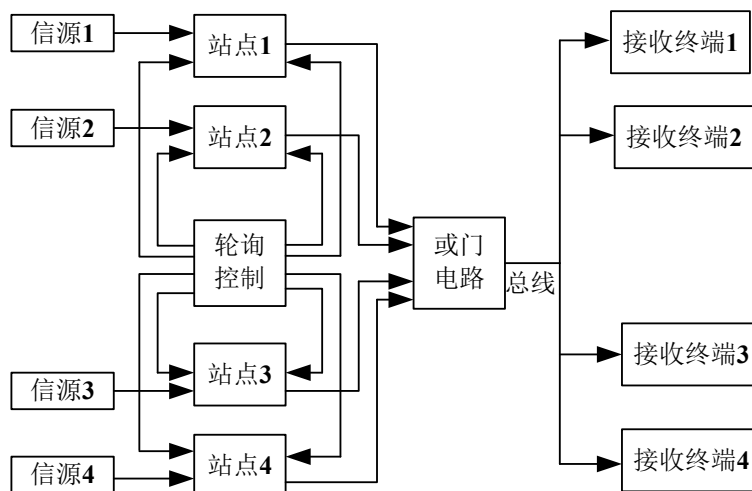


Figure 5. FPGA top-level design diagram of the full service polling system
 图 5. 完全服务轮询系统 FPGA 顶层设计图

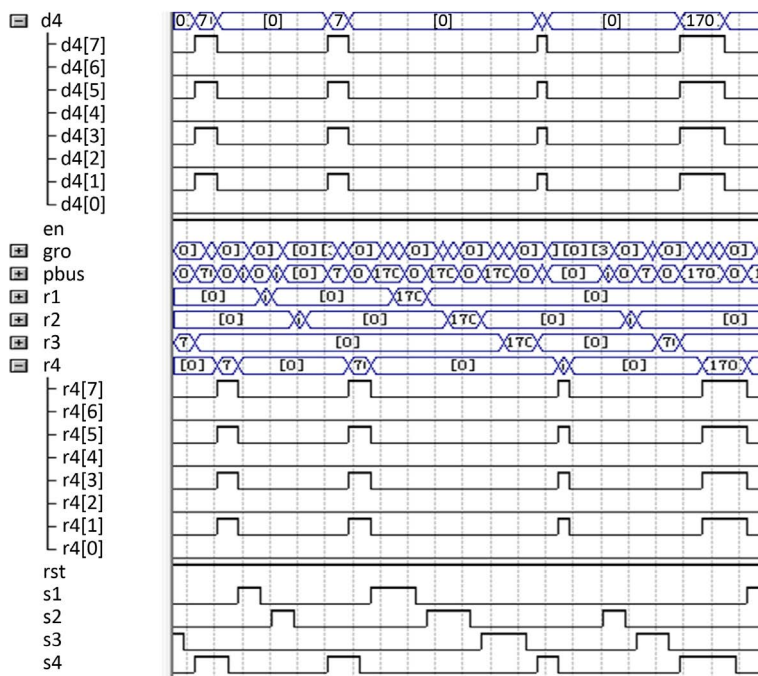


Figure 6. Module structure diagram of the receiving terminal
 图 6. 接收终端模块结构图

模块产生的信息分组是一致的。图中 s1、s2、s3、s4 为 4 个站点获得服务权限的标志信号，可以看出，4 个站点是按照由 1 到 4 再到 1 的逻辑顺序循环查询的，这与轮询系统的工作原理是相符的。pbus 为总线上传输的信息分组，可以看出总线空闲的时段较短，说明总线的利用率较高。把所设计的系统下载到 DE2 开发板上，测试结果与仿真结果相同。

4.2. 统计分析

统计仿真过程中总线上传输的信息分组的总数(图 6 中 gro 的值)和循环周期总数。在 FPGA 系统仿真中，利用 MATLAB 产生泊松数据作为系统的输入数据源，当数据到达时，把数据存入数据接收模块。

Table 1. The statistical value and the theoretical value
表 1. 统计值与理论值对比

时长	g	\bar{g}	$\bar{\theta}$	$\bar{\theta}$	T	\bar{T}
T = 100 us	2.55	2.47	20	19.41	0.6	0.53
T = 200 us	2.55	2.51	20	19.46	0.6	0.58
T = 500 us	2.55	2.59	20	19.63	0.6	0.56
T = 600 us	2.55	2.59	20	19.71	0.6	0.57
T = 800 us	2.55	2.57	20	19.84	0.6	0.58

如果某一站点获得服务权限时, 对该站点发送控制信号并对其进行服务, 统计其到达的数目, 直至统计完所有的数据。最后, 统计每一个站点的信息分组总数、循环周期总数、平均队长、平均轮询周期、系统的吞吐量等重要指标。根据完全服务策略可得到平均排队队长、平均轮询周期和系统吞吐量的统计表达式:

平均排队队长

$$\bar{g} \approx \frac{N_{gro}}{N \times N_{cp}} \quad (7)$$

平均轮询周期

$$\bar{\theta} \approx \frac{T_{all}}{N_{cp}} \quad (8)$$

系统吞吐量

$$\bar{T} \approx \frac{N_{gro}}{T_{all}} \quad (9)$$

其中, N_{gro} 为总线上传输的信息分组总数, N 为终端个数, N_{cp} 为统计循环周期总数, T_{all} 为仿真总时长。**表 1** 是利用式(4)、式(5)、式(6)和式(7)、式(8)、式(9)计算了在分组到达率 $\lambda = 0.15$ 、服务时间 $\beta = 1$ 、转换时间 $\gamma = 2$ 和仿真时长分别为 $T_{all} = 100 \mu\text{s}$ 、 $T_{all} = 200 \mu\text{s}$ 、 $T_{all} = 500 \mu\text{s}$ 、 $T_{all} = 600 \mu\text{s}$ 、 $T_{all} = 800 \mu\text{s}$ 条件下的平均排队队长、平均轮询周期和系统吞吐量的理论值和统计值。

通过**表 1** 中统计值和理论值的比较可以看出, 二者是非常接近的, 且随着仿真时长的增加, 统计值是向着理论值收敛的, 这与理论实际是一致的。

5. 结论

本文着眼于物联网 MAC 协议, 讨论了 CSMA、CSMA/CA、S-MAC 等基于竞争型的 MAC 协议的不足。根据轮询系统的独特性和 FPGA 具有的灵活性、可重构性等优势, 对基于完全服务轮询机制的 MAC 协议进行了设计。通过软件仿真、硬件测试和统计分析, 所设计的系统在功能上和指标参数上都达到了要求, 实现了设计目标。利用 FPGA 设计的基于完全服务轮询机制的 MAC 协议能够有效避免数据冲突、减小传输时延、提高系统吞吐量和总线利用率, 可广泛用于无线传感器网络、物联网、蓝牙网络、WLAN 等领域。

参考文献

- [1] 宁焕生, 徐群玉. 全球物联网发展及中国物联网建设的若干思考[J]. 电子学报, 2010, 38(11): 2590-2599.

- [2] 工信部电信研究院课题组. 2014 年全球物联网发展报告[J]. 中国信息化, 2014(15): 42-46.
- [3] 王亚琼, 黄忆霖, 王开运. 基于无线传感器的物联网在隧道施工监测中的应用[J]. 西安科技大学学报, 2015, 35(4): 498-504.
- [4] 陈宁生, 丁海涛. 物联网技术在山地灾害监测预警中的应用[J]. 自然杂志, 2014, 35(5): 352-355.
- [5] 马朝. 浅谈物联网技术在水文监测信息系统中的应用[J]. 水利信息化, 2015(17): 49-51.
- [6] 闫敏杰, 夏宁, 万忠. 物联网在现代农业中的应用[J]. 中国农学通报, 2011, 27(8): 464-467.
- [7] 徐英武. 智能物联网技术在现代农业中的应用[J]. 安徽农业科学, 2015, 43(21): 376-378.
- [8] 苑宇坤, 郭利强, 张宇. 运输物联网在危险物品运输监测中的应用[J]. 传感器与微系统, 2015, 34(6): 10-12.
- [9] Ma, Q., Liu, K.B. and Cao, Z.C. (2015) Opportunistic Concurrency: A MAC Protocol for Wireless Sensor Networks. *IEEE Transactions on Parallel & Distributed Systems*, **26**, 1999-2008. <https://doi.org/10.1109/TPDS.2014.2329307>
- [10] 余慧, 王健. 一种专用可配置的 FPGA 嵌入式存储器模块的设计和实现[J]. 电子学报, 2012, 40(2): 215-222.
- [11] 丁洪伟, 柳虔林, 赵一帆. 多级门限服务轮询系统理论及应用研究[M]. 昆明: 云南大学出版社, 2015: 22-27.
- [12] 袁瑞佳, 白宝明. 基于 FPGA 的部分并行 QC-LDPC 译码器高效存储方法[J]. 通信学报, 2012, 33(11): 165-170.

知网检索的两种方式:

1. 打开知网页面 <http://kns.cnki.net/kns/brief/result.aspx?dbPrefix=WWJD>
下拉列表框选择: [ISSN], 输入期刊 ISSN: 2161-8801, 即可查询
2. 打开知网首页 <http://cnki.net/>
左侧“国际文献总库”进入, 输入文章标题, 即可查询

投稿请点击: <http://www.hanspub.org/Submission.aspx>
期刊邮箱: csa@hanspub.org