

# Fast Load Transient Response LDO with Slew Rate Enhancement Circuit

Jinliang Yang<sup>1</sup>, Tiansheng Li<sup>2</sup>

<sup>1</sup>Ganzhou Teachers College, Ganzhou Jiangxi

<sup>2</sup>HUAWEI Technology Co., Ltd. Chengdu Research Institute, Chengdu Sichuan

Email: 4615120@qq.com

Received: May 2<sup>nd</sup>, 2020; accepted: Jun. 2<sup>nd</sup>, 2020; published: Jun. 9<sup>th</sup>, 2020

---

## Abstract

Because of the rapid development of SoC (System on a Chip), the requirements to LDO (Low Dropout Linear Regulator) chip become more and more rigorous. Lower power consumption, fewer peripheral devices, faster response speed, higher conversion efficiency and power supply rejection ratio have become hotspot of LDO chip. In this paper, a large capacitance free LDO is proposed, which uses slew rate enhancement technology and dynamic bias techniques to optimize slew rate of the LDO, so the transient response of the output voltage becomes fast enough when the load current changes.

## Keywords

System on a Chip, Low Dropout Linear Regulator, SRE, Fast Load Transient Response

---

# 带摆率增强电路的快速负载瞬态响应LDO研究

杨金亮<sup>1</sup>, 李天生<sup>2</sup>

<sup>1</sup>赣州师范高等专科学校, 江西 赣州

<sup>2</sup>华为技术有限公司成都研究所, 四川 成都

Email: 4615120@qq.com

收稿日期: 2020年5月2日; 录用日期: 2020年6月2日; 发布日期: 2020年6月9日

---

## 摘要

片上系统SoC (System on a Chip)的快速发展, 对低压差线性稳压器LDO (Low Dropout Linear Regulator)芯片的性能要求更加苛刻。更低静态功耗、更少外围器件以及更高转换效率和电源抑制比、更快

响应速度已经成为LDO芯片的研究热点和发展趋势。提出了一种带有摆率增强电路的快速负载瞬态响应无片外大电容LDO, 用摆率增强技术及动态偏置技术来优化LDO的摆率, 在负载发生跳变时能够快速响应。

## 关键词

片上系统, 低压差线性稳压器, 摆率增强, 快速负载瞬态响应

Copyright © 2020 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY 4.0).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

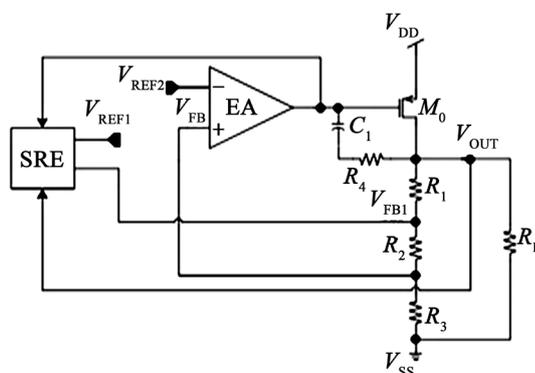
## 1. 引言

近年来, 随着便携式产品的普及和节能环保理念的提出, 电源管理芯片发挥着越来越大的作用, 广泛应用于计算机网络、无线电通信、工业制造、医疗设备以及生活基础设施等众多领域[1] [2], 然而无论何种电子设备, 都需充足的电能为其提供动力, 因此电源管理芯片作为电能和电子设备之间的一个桥梁, 它担负起对电能的转换、分配以及稳压等作用, 这都为电源管理芯片提供了足够的市场空间[1] [2] [3] [4]。

随着片上系统的发展, 手持设备中的系统芯片集成了越来越多的功能, 使得对为内部功能模块供电的电源模块的设计要求也越来越高。传统 LDO 架构已经不能满足 SoC 的需求[5] [6] [7], 本文提出一种带有摆率增强电路的快速负载瞬态响应无片外大电容 LDO, 用摆率增强技术及动态偏置技术来优化 LDO 的摆率, 在负载发生跳变时能够快速响应, 更适合应用于 SoC 系统中。

## 2. 电路架构及工作原理

LDO 电路架构如图 1 所示。其中电阻  $R_1 \sim R_4$  及功率管  $M_0$ 、电容  $C_1$ 、误差放大器 EA 组成主环路, SRE 模块为摆率增强电路模块, 输出电压发生变化时, 该模块会输出一股电流对功率管的栅极进行充电或者放电操作, 加快功率管栅极电压的变化, 从而提高 LDO 的负载瞬态响应能力[1]。另外该 SRE 电路具有很好的移植性, 可以应用于所有其他 LDO 电路之中。



**Figure 1.** Fast load transient response without external large capacitance LDO architecture with swing rate enhancement circuit  
**图 1.** 带有摆率增强电路的快速负载瞬态响应无片外大电容 LDO 架构图

摆率增强电路结构如图 2 所示。稳态情况下, 设置  $M_3$  电流略大于  $M_4$  电流, 所以  $M_3$  工作于线性区,  $M_9$ 、 $M_{10}$  工作于亚阈值区, 因此  $M_{10}$  输出电流可忽略, 同理, 设置  $M_6$  电流略大于  $M_5$  电流, 所以  $M_6$  工作于

线性区,  $M_7$ 、 $M_8$  工作于亚阈值区, 因此  $M_8$  电流可忽略, 此时  $M_8$ 、 $M_{10}$  上均无电流, SRE 电路对 LDO 的主环路静态工作点无影响; 当 LDO 的负载电流突然增大时, 由于 LDO 的输出无储存电荷的负载电容, 且 LDO 摆率的限制功率管栅极电压不能快速降低, 因此输出电压会产生较大的下冲电压, 此时因  $C_3$  和  $R_5$  组成的高通滤波器作用,  $M_3$ 、 $M_5$  的栅极降低, 其电流随之减小, 因为  $V_{FB1}$  电压为输出电压的分压, 所以  $V_{FB1}$  电压也降低, 通过跨导放大器对基准电压  $V_{REF1}$  和  $V_{FB1}$  进行比较, 使  $M_4$  的电流增大, 当  $M_4$  电流大于  $M_3$  电流时,  $M_9$  有电流流过, 且  $I_{M9} = I_{M4} - I_{M3}$ , 而  $M_6$  仍工作于线性区, 所以  $M_7$ 、 $M_8$  工作于亚阈值区,  $M_{10}$  输出一股功率管栅极到地的电流, 加快功率管栅极电压的降低, 从而增大功率管的输出电流能力, 加快输出电压的调节; 相反, 当 LDO 的负载电流突然减小时, LDO 的输出电压产生向上的过冲电压,  $M_3$ 、 $M_5$  电流会瞬间增大, 而  $M_4$  由于跨导放大器的作用电流会减小, 因此  $M_9$ 、 $M_{10}$  仍工作于亚阈值区, 无电流流过, 而  $M_7$  电流为  $M_5$  电流与  $M_6$  电流的差值, 所以  $M_8$  输出一股到功率管栅极的电流, 加快功率管栅极电压的增大, 从而减小功率管的输出电流能力, 加快输出电压的恢复, 实现快速的负载瞬态响应。

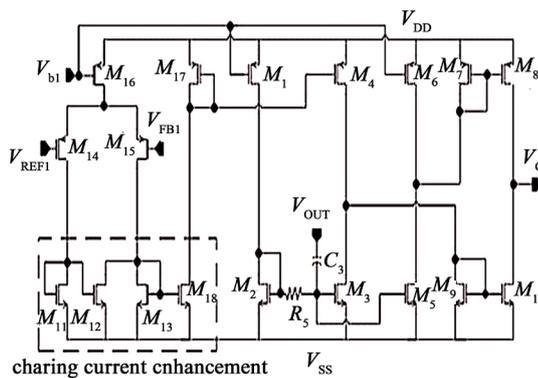


Figure 2. Specific circuit diagram of swing rate enhancement circuit  
图 2. 摆率增强电路具体电路图

### 3. 要点分析和具体实现

由图 2 可知, 由  $R_5$  和  $C_3$  组成的高通滤波器角频率应尽量小, 以保证 SRE 电路能监测到输出电压的跳变, 但因  $R_5$  和  $C_3$  为片上集成, 小的角频率要求大的  $R_5$  和  $C_3$ , 易造成大的版图面积的浪费。LDO 的瞬态响应由摆率和环路带宽共同决定, 低频的跳变电压可以通过 LDO 本身环路进行调节, 而高频的跳变电压信号可通过 LDO 提高摆率进行调节。所以在设计该高通滤波器角频率时存在一个折中关系, 保证最小的版图面积下, 具有最好的瞬态响应能力。因此在设计时, 高通滤波器的角频率与 LDO 的带宽存在部分交叠, 如图 3 所示, 似于扩展了 LDO 的环路带宽, 从而提高 LDO 瞬态响应的能力。类似于扩展了 LDO 的环路带宽, 从而提高 LDO 瞬态响应的能力。

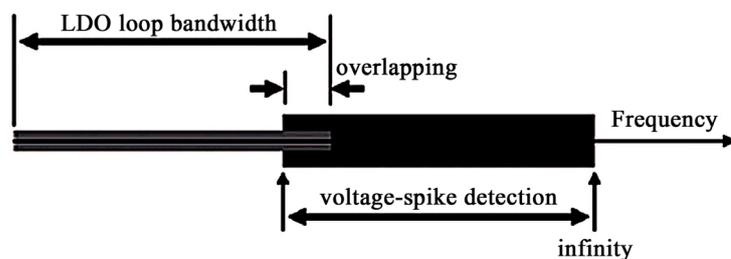


Figure 3. Relation between angular frequency and loop bandwidth of high pass filter  
图 3. 高通滤波器角频率与环路带宽关系图

另外在设计由  $M_{11}\sim M_{18}$  组成的跨导放大器中, 为了得到输出电压跳变时  $M_{17}$  具有更大的电流变化, 跨导放大器反相输入端未使用与运算放大器相同的  $V_{FB}$  电压, 而是通过分压网络重新得到的一个较高电压, 这是由于反馈电压为输出电压的分压, 且:

$$V_{FB1} = \frac{R_2 + R_3}{R_1 + R_2 + R_3} V_{OUT} \quad (1)$$

由式(1)可看出,  $R_2$  和  $R_3$  越大所产生的反馈电压也变化越大, 这样通过跨导放大器放大后  $M_{17}$  才能具有更大的电流, 但为了保证  $M_{11}\sim M_{18}$  所构成的跨导放大器具有合适的共模输入范围,  $V_{FB1}$  并没有选择直接使用  $V_{OUT}$ , 而是跨导放大器最大的共模输入电压值。此外,  $M_{11}\sim M_{13}$  和  $M_{18}$  组成跨导电流增强电路, 为便于说明, 设跨导放大器中  $M_{16}$  提供的尾电流为  $I$ ,  $M_{11}\sim M_{13}$  的宽长比比例为  $(n+1):n:1$ 。在稳定情况下差分对  $M_{14}$ 、 $M_{15}$  上电流相等, 则流过  $M_{11}\sim M_{13}$  的电流分别为  $0.5I$ 、 $0.5[n/(n+1)]I$ 、 $0.5[1/(n+1)]I$ ; 当 LDO 输出电流从重载突变到轻载时, 输出电压会产生向上的过冲, 此时  $V_{FB1}$  电压突然变大, 假设  $M_{14}$  电流变大为原来的 1.5 倍, 则  $M_{15}$  电流变小为原来的 0.5 倍, 流过  $M_{13}$  的电流减小为原来的  $0.5[1/(n+1)]I$ , 因此, 相比于不带有跨导电流增强电路的跨导放大器而言, 该跨导放大器的跨导变大了原来的  $n+1$  倍; 同理输出电流从轻载突变到重载时, 输出电压  $V_{OUT}$  会产生向下的过冲, 此时  $V_{FB1}$  电压突然减小, 通过分析可得跨导仍增大了原来的  $n+1$  倍。

为保证 SRE 模块不对 LDO 主环路静态工作点产生影响, 在设计过程中必须保证稳态时  $M_8$  和  $M_{10}$  上无电流流过, 这就要求设计过程中设置  $M_3$  电流要大于  $M_4$ ,  $M_6$  电流要大于  $M_5$ , 这样才能使  $M_7\sim M_{10}$  工作于关断状态。但如果其电流差值较大, 在负载发生跳变时, 需要一段时间才能使  $M_8$  或者  $M_{10}$  上有电流产生, LDO 将不能快速响应负载的瞬态变化, 所以在设计过程中需要对该点进行折中, 在保证较大电流差值的同时, 保证负载瞬态响应的速度足够快。

具有快速负载瞬态响应的无片外电容 LDO 整体电路如图 4 所示, 其中  $MP_1\sim MP_7$  及  $MN_1\sim MN_5$  构成该 LDO 的误差放大器,  $V_{REF1}$  和  $V_{REF2}$  为基准电压  $V_{REF}$  的分压,  $MP_5$ 、 $MP_7$ 、 $MP_8$ 、 $MN_5$ 、 $MN_6$  组成自适应动态偏置电路, 该部分可以在重载时提高误差放大器的尾电流, 从而增大 LDO 的瞬态响应能力。为了降低功耗, 在轻载下该部分支路无电流流过, 重载时该电流也不应过大, 否则会造成误差放大器电压增益过低, LDO 的输出精度不够, 设计过程中需要对该点进行折中考虑。

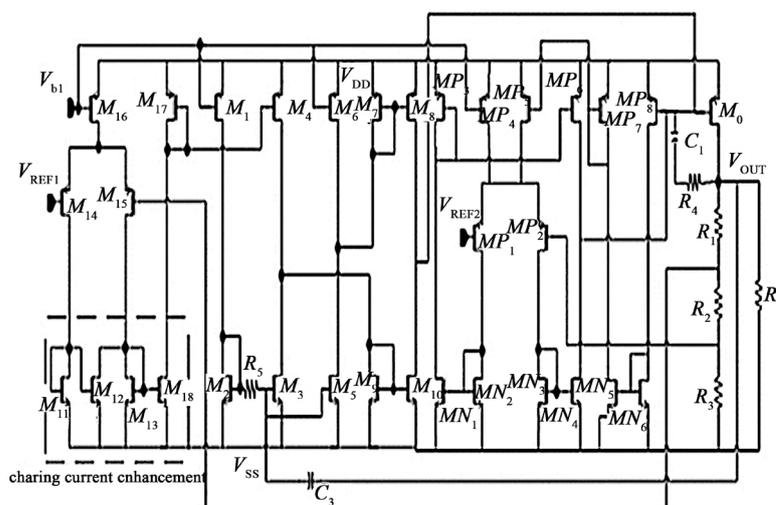
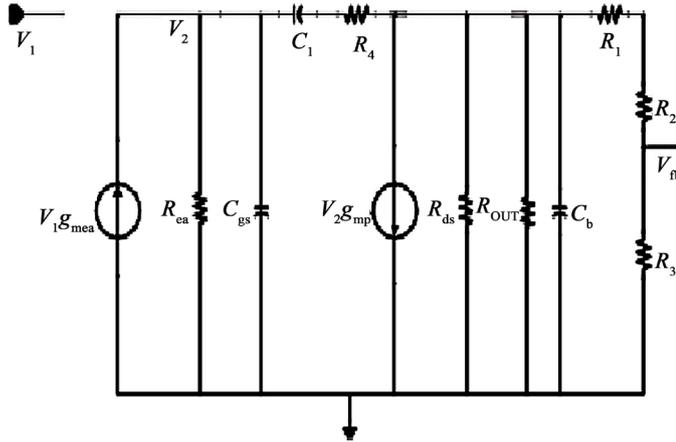


Figure 4. Overall circuit diagram of off-chip capacitive LDO for fast load transient response  
图 4. 快速负载瞬态响应的无片外电容 LDO 整体电路图

### 4. 稳定性分析

LDO 由两级放大器构成环路，其中第一级为  $MP_1\sim MP_6$  及  $MN_1\sim MN_4$  构成的误差放大器 EA，第二级为由功率管及输出电阻构成的功率管级，他们连同由  $R_1\sim R_3$  组成的反馈网络构成 LDO 的主环路。为了实现该 LDO 的稳定性，该 LDO 采用密勒补偿的方法，将主极点设置在功率管的栅极，并且采用调零电阻对环路相位裕度进行优化，从而实现环路高带宽。该环路的小信号等效电路如图 5 所示。



**Figure 5.** Small external capacitance LDO signal equivalent circuit with fast load transient response  
**图 5.** 快速负载瞬态响应的无片外电容 LDO 小信号等效电路

其中  $g_{mea}$  和  $g_{mp}$  分别为误差放大器和功率管的跨导， $C_b$  为 LDO 输出端寄生电容， $v_1$  为断环后所加的测试信号。计算中忽略高频的零极点，则环路传递函数为：

$$L(s) = \frac{v_{fb}}{v_1} = \frac{g_{mea} R_{ea} g_{mp} R_{O\_ALL} F \left(1 - \left(\frac{1}{g_{mp}} - R_4\right) C_1 s\right)}{\left[g_{mp} R_{O\_ALL} C_1 R_{ea} s + 1\right] \left(1 + \frac{C_1}{g_{mp}} s\right)} \quad (2)$$

其中  $R_{O\_ALL}$  为输出节点总的阻抗大小， $F$  为反馈网络的反馈系数，且

$$R_{O\_ALL} = R_{OUT} // (R_1 + R_2 + R_3) // R_{ds}; \quad F = \frac{R_3}{R_1 + R_2 + R_3} \quad (3)$$

由式(2)可知，环路中有两个低频极点，一个低频零点，低频极点位置分别为：

$$p_1 = -\frac{1}{g_{mp} R_{O\_ALL} C_1 R_{ea}}, \quad p_2 = -\frac{g_{mp}}{C_1} \quad (4)$$

低频零点位置为：

$$z_1 = -\frac{1}{(R_4 - 1/g_{mp}) C_1} \quad (5)$$

通过密勒补偿技术，主极点  $p_1$  位于功率管的栅极，次极点  $p_2$  位于输出端，当输出负载电阻较大时，次极点  $p_2$  向低频方向移动，为了保证环路的稳定性，调零电阻  $R_4$  产生的零点对 LDO 的输出极点进行补偿，从而实现环路全负载范围内稳定。由于输出电容较小，负载电阻过大时，输出极点  $p_2$  会在环路带宽以内，导致环路不稳，所以一般无片外电容 LDO 具有一个最小的负载，本设计最小负载为 100  $\mu$ A。摆率增强电路 SRE 的加入，在瞬态时会影响 LDO 的环路稳定性，针对摆率增强电路，在输出电压发生跳

变时, RC 高通滤波器仅在高频时有作用; 而跨导放大器在低频和高频时均会有作用, 且当摆率增强电路开始有电流输出时, LDO 环路跨导增大, 因此对于瞬态情况下电路稳定性的分析是必不可少的。由于 LDO 的带宽为  $GBW = \frac{g_m}{C_1}$ , 所以, 在摆率增强电路开始工作时, 由于摆率增强电路参与输出电压的调节, 会增大 LDO 的带宽, 在轻载跳重载时, 由于  $R_{OUT}$  变小, 次极点位置比较高, 在摆率增强电路工作时, 稳定性没有问题, 因此此时可以使 RC 高通滤波器与跨导放大器均起作用; 但在重载跳变轻载时,  $R_{OUT}$  变大, 次极点位置较低, 可能造成环路不稳定, 由于在重载跳变轻载时上拉电流随输出电压变化幅度的增大而增大, 没有摆率的限制, 所以即使跨导放大器不参与调节, 通过 RC 高通滤波器也能够快速的调整 LDO 的输出电压, 提高响应速度, 因此为了得到更为稳定的系统环路稳定性, 未将  $M_6$  的栅极连接到  $M_{17}$  的栅极, 这样可以保证负载跳变时系统不发生震荡。

## 5. 仿真与分析

快速负载瞬态响应 LDO 采用中芯国际 SMIC 0.35  $\mu\text{m}$  CMOS 工艺进行仿真验证, 其输入电压范围为 2.7 V~3.3 V, 最小负载电流 100  $\mu\text{A}$ , 最大负载电流 100 mA, 输出电压 2.5 V。

### 5.1. 直流特性仿真与分析

图 6 为快速负载瞬态响应 LDO 的线性调整率仿真波形图。电源电压在 2.7 V~3.3 V 之间变化时, 无论是重载 100 mA, 还是轻载 100  $\mu\text{A}$ , LDO 的输出电压维持在 2.5 V 左右, 输出电压随电源电压的变化较小, 重载时输出电压变化最大, 变化了 1 mV。负载电流分别为 100  $\mu\text{A}$ 、50 mA、100 mA 时, 输出电压的变化大小分别为 1 mV、0.5 mV、1 mV, 根据线性调整率计算公式可得不同负载下线性调整率分别为 0.67 mV/V、0.34 mV/V、0.67 mV/V。另外, 100 mA 时输出电压误差较大, 与 2.5 V 输出电压相差 5 mA 左右, 这主要是功率级增益减小, 使环路增益变小, 所以与标准的 2.5 V 输出电压相差较多。

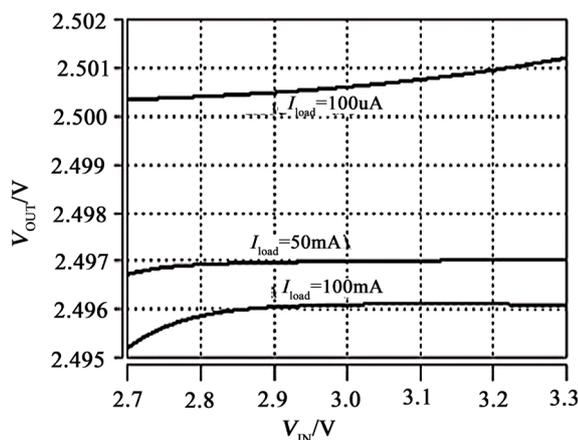


Figure 6. Simulation wave map of linear adjustment rate of fast load transient response LDO  
图 6. 快速负载瞬态响应 LDO 的线性调整率仿真波形图

图 7 为该快速负载瞬态响应 LDO 的负载调整率仿真波形图。与 LDO 的线性调整率类似, 当负载电流发生变化时, 输出电压的变化量较小。在不同的电源电压下, 随着负载电流的增大, 输出电压与标准输出值误差变大, 这是由于功率管级的输出电阻减小, 该级增益也减小, 从而导致环路增益的降低, 因此造成输出电压误差逐渐增大。从轻载 100  $\mu\text{A}$  变化到重载 100 mA 过程中输出电压最大变化 5 mV。在不同的电源电压 2.7 V、3 V、3.3 V 下, 该 LDO 的输出电压变化分别为 5 mV、4 mV、4 mV, 因此由负

载调整率公式可得, 负载调整率分别为  $0.02 \text{ V/V} \times \text{A}$ 、 $0.016 \text{ V/V} \times \text{A}$ 、 $0.016 \text{ V/V} \times \text{A}$ 。

设计过程中为提高 LDO 的效率, 除动态偏置电路外, 各条支路电流均较小, 最大电流支路电流为  $4\mu\text{A}$ , 通过仿真得到轻载情况下的静态电流大小为  $32 \mu\text{A}$ , 可以实现低功耗的特点。

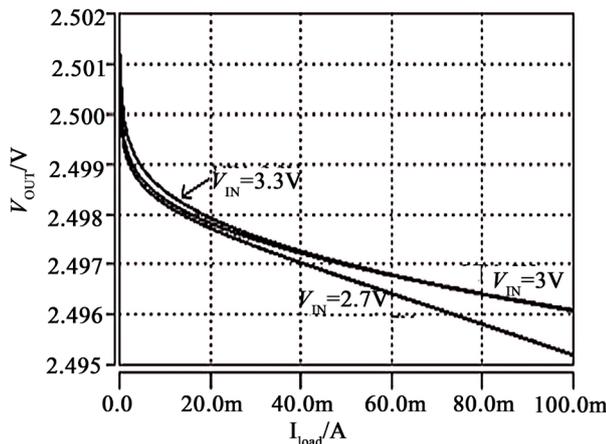


Figure 7. Simulation wave map of load adjustment rate of fast load transient response LDO  
图 7. 快速负载瞬态响应 LDO 的负载调整率仿真波形图

### 5.2. 交流特性仿真与分析

为保证 LDO 能够在各种外界噪声干扰情况下正常工作, 环路稳定性仿真是必不可少的工作。图 8 为不同负载情况下所设计快速负载瞬态响应 LDO 的主环路的幅频和相频特性曲线, 其中电源电压为  $2.7 \text{ V}$ , 为了模拟输出寄生等效效应, 仿真时输出端加  $100 \text{ pf}$  电容。从图 8 可知, 在轻载  $100 \mu\text{A}$ 、中等负载  $50 \text{ mA}$  及重载  $100 \text{ mA}$  三种情况下, 环路具有带宽 GBW 均为  $80 \text{ KHz}$ , 而相位裕度  $90^\circ$ 。另外, 不同负载下主极点位置有所不同, 这是由于随着输出电流的变大, 输出电阻变小, 功率级增益减小, 则密勒电容在功率管的栅极等效电容变小, 从而使主极点位置右移; 而次级点为 LDO 的输出, 可以看到随着负载电阻的变大, 次级点位置向左移动, 在瞬态时该环路增益会变大, 稳定性变差, 所以在设计过程中次级点远大于 LDO 环路带宽 GBW。

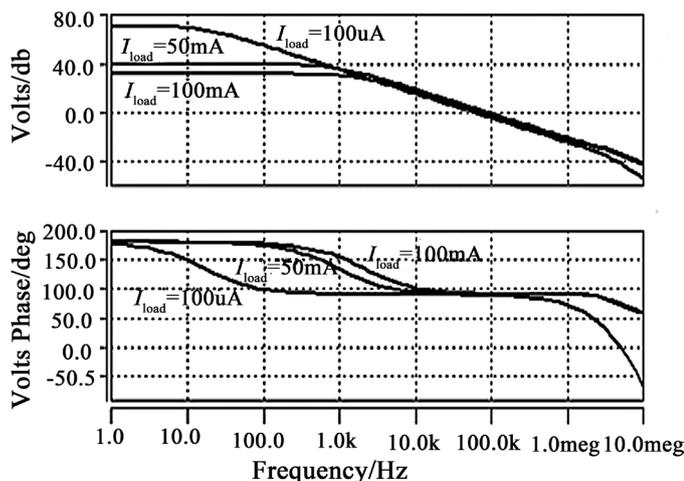


Figure 8. Spectrum frequency and phase frequency characteristic curves of fast load transient response LDO under different load conditions

图 8. 不同负载下快速负载瞬态响应 LDO 的幅频和相频特性曲线图

图 9 为 LDO 在不同负载下的 PSRR 仿真结果, 其中电源电压为 3 V。从图 9 可知, 负载电阻越小, LDO 的低频 PSRR 越差, 这是由于环路增益随着负载电阻的减小而减小, 由前文的分析知 PSRR 也会随之变差。另外随着频率升高, LDO 的 PSRR 逐渐变差, 这是由于该 LDO 过了主极点后环路增益 20 db/dec 下降, 所以 PSRR 20 db/dec 增加。另外由于电源端和输出电压端寄生电容的作用, 使得在高频出, 电源电压上的纹波能够全部耦合到 LDO 的输出, 所以高频处该 LDO 的 PSRR 近似为 0。

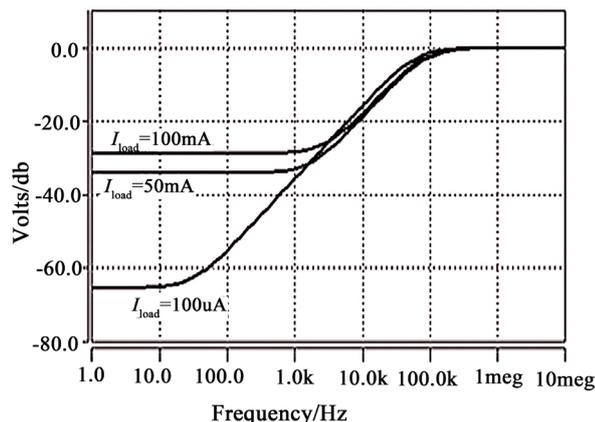


Figure 9. PSRR simulation curve of fast load transient response LDO under different loads  
图 9. 不同负载下快速负载瞬态响应 LDO 的 PSRR 仿真曲线图

### 5.3. 瞬态特性仿真与分析

瞬态特性是本设计关注的重点。图 10 为 LDO 的在不同负载情况下线性瞬态响应能力。从图 10 可以看到, 在轻载 100  $\mu$ A、中等负载 50 mA 及重载 100 mA 三种负载电流情况下, 输入电压  $V_{IN}$  在 2.5 V 与 3.3 V 电压间进行跳变, 跳变时间为 0.5  $\mu$ S, LDO 的输出电压均变化较小, 最大下冲电压为 40 mV, 最大上冲电压为 90 mV, 并且恢复时间均在 10  $\mu$ S 以内。

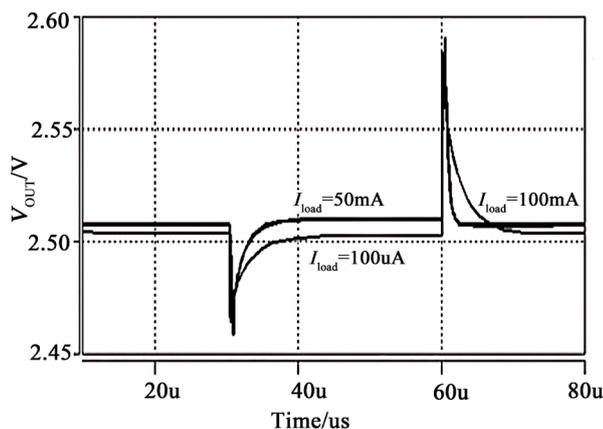


Figure 10. Linear transient simulation of rapid-load transient response to LDO under different loads  
图 10. 不同负载下快速负载瞬态响应 LDO 的线性瞬态仿真曲线图

图 11 为负载瞬态响应曲线图, 在不同电源电压 2.7 V、3 V、3.3 V 下, 0.5  $\mu$ S 内负载电流在轻载 100  $\mu$ A 与重载 100 mA 之间进行跳变时, 在 2.7 V 情况下最大下冲电压为 200 mV, 而在 3 V、3.3 V 情况下, 最大下冲电压为 150 mV, 恢复时间均在 2  $\mu$ S 之内; 而在三种不同电源电压下最大上冲电压为 150 mV,

但是恢复时间较长, 约 8  $\mu$ S, 这是由于输出电压上冲后, 由于负载电流为 100  $\mu$ A, 此时输出电容上电荷只能通过负载电流, 因此上冲恢复时间较下冲时间长。

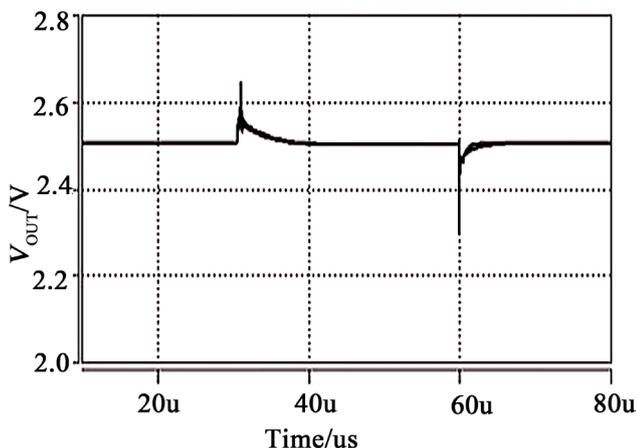


Figure 11. Load transient simulation curve of fast load transient response to LDO under different power supply voltage

图 11. 不同电源电压下快速负载瞬态响应 LDO 的负载瞬态仿真曲线图

为了更进一步的说明所设计摆率增强电路及动态偏置电路的作用, 设计去掉摆率增强电路及动态偏置电路后的 LDO 负载瞬态响应曲线(图 12), 从图 12 可知, 电压上冲或者下冲均较大, 且恢复时间也较长, 从而可知所设计的 LDO 具有较好的瞬态响应能力。

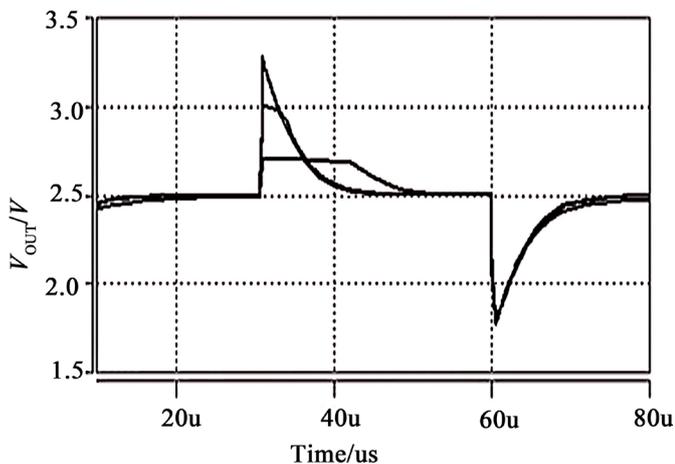


Figure 12. Load transient simulation curve of different power supply voltage-free rate enhancement circuits and dynamic bias circuits LDO

图 12. 不同电源电压无摆率增强电路及动态偏置电路 LDO 的负载瞬态仿真曲线图

## 6. 结论

本文提出了一种带有摆率增强电路的快速负载瞬态响应无片外大电容 LDO。该 LDO 在通过采用摆率增强电路与动态偏置电路来改善 LDO 负载瞬态变化时的摆率, 从而加快功率管栅极的电压的变化, 使功率管输出相应的电流, 从而调整输出电压到稳定值。与传统无摆率增强电路和自动偏置电路的 LDO 相比, 该 LDO 的输出电压最大上冲电压均在 150 mV 左右, 而最大下冲电压有所变化, 在 2.7 V 时为 200 mV, 在 3 V、3.3 V 时为 150 mV, 其恢复时间都非常快, 很好地优化了无片外电容 LDO 的负载瞬态响应问题。

---

## 参考文献

- [1] 葛瑞. 低过冲电压 LDO 线性稳压器的设计和研究[D]: [硕士学位论文]. 成都: 电子科技大学, 2012: 1-5.
- [2] 范东风. 高性能 LDO 线性稳压器的设计[D]: [硕士学位论文]. 大连: 大连理工大学, 2008: 1-3.
- [3] 马勋. LDO 线性降压变换器的研究[D]: [硕士学位论文]. 成都: 电子科技大学, 2004: 1-5.
- [4] 王忆. 高性能低压差线性稳压器研究与设计[D]: [博士学位论文]. 杭州: 浙江大学, 2010: 1-2.
- [5] Lau, S.K., Mok, P.K.T. and Leung, K.N. (2007) A Low-Dropout Regulator for SoC with Q-Reduction. *IEEE Journal of Solid-State Circuits*, **42**, 658-664. <https://doi.org/10.1109/jssc.2006.891496>
- [6] Man, T.Y., Leung, K.N., Leung, C.Y., *et al.* (2008) Development of Single-Transistor-Control LDO Based on Flipped Voltage Follower for SoC. *IEEE Transactions on Circuits and Systems I: Regular Papers*, **55**, 1392-1401. <https://doi.org/10.1109/tcsi.2008.916568>
- [7] Hazucha, P., Karnik, T., Bloechel, B.A., *et al.* (2005) Area-Efficient Linear Regulator with Ultra-Fast Load Regulation. *IEEE Journal of Solid-State Circuits*, **40**, 933-940. <https://doi.org/10.1109/jssc.2004.842831>