

Comparison of UWB Narrow Pulse Generation Methods

Zhi Li¹, Jianfeng Luo²

¹Chongqing Huayu Electric Group Co., Ltd., Chongqing

²Northwest Institute of Mechanical and Electrical Engineering, Xi'an Shaanxi

Email: 124896829@qq.com

Received: May 6th, 2019; accepted: May 21st, 2019; published: May 28th, 2019

Abstract

Ultra-wideband (UWB) technology is the most advanced and accurate short-range wireless communication technology at present. UWB communication based on narrow pulse is the most classical way to realize it. In this paper, by analyzing several typical UWB narrow pulse generation methods, four UWB narrow pulse generation circuits are introduced from the angle of analog circuit and digital circuit respectively. The simulation results of four pulse generators are given, and the circuit structure and performance are discussed and compared.

Keywords

Ultra Wideband, Analog Circuit, Digital Circuit, Pulse Generator

超宽带窄脉冲产生方法比较

李 智¹, 罗剑锋²

¹重庆华渝电气集团有限公司, 重庆

²西北机电工程研究所, 陕西 西安

Email: 124896829@qq.com

收稿日期: 2019年5月6日; 录用日期: 2019年5月21日; 发布日期: 2019年5月28日

摘 要

超宽带(UWB)技术是目前最先进且精准的短距离无线通信技术, 基于窄脉冲的超宽带通信是最为经典的实现方式。本文通过分析现有的几种典型超宽带窄脉冲产生方法, 分别从模拟电路和数字电路角度介绍了四种超宽带窄脉冲产生电路, 给出了四种脉冲发生器的仿真结果, 并从电路结构和性能方面进行了讨论和比较。

文章引用: 李智, 罗剑锋. 超宽带窄脉冲产生方法比较[J]. 无线通信, 2019, 9(3): 96-104.

DOI: 10.12677/hjwc.2019.93012

关键词

超宽带, 模拟电路, 数字电路, 脉冲发生器

Copyright © 2019 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

1. 引言

作为短距离通信的一种新兴技术, 超宽带通信越来越受到研究人员重视, 已经成为当前研究热点。脉冲超宽带是超宽带通信实现的经典方式, 其利用宽度在纳秒乃至亚纳秒级的极窄脉冲序列携带信息, 具有低功耗、低复杂度、低成本、抗干扰能力强和高速率的优点, 在精确定位、探地雷达、无损检测、无线通信等诸多领域有着重要应用[1]。超宽带技术通过直接发射和接收极窄脉冲进行通信, 因此极窄脉冲发生器是超宽带通信中关键部件之一, 其决定着系统通信质量, 是研究的重点和难点[2]。

从当前研究现状来看, 用于超宽带通信的极窄脉冲产生方法主要有两类[3]-[11]: 一类是将各种高速器件等效成开关, 利用储能元件充放电得到短持续时间的脉冲信号, 再经过脉冲成形网络整形成满足要求的脉冲波形。这类器件包括隧道二极管、阶跃二极管、雪崩晶体管三极管和脉冲发电管等。另一类是利用数字逻辑器件的竞争冒险现象来产生脉冲信号, 数字器件构成的电路具有结构简单、便于集成和系列化生产、成本低廉、使用方便等优点, 从而得到了广泛应用。

本文介绍了四种纳秒级窄脉冲发生器, 即雪崩三极管脉冲发生器、微波三极管脉冲发生器、数字逻辑器件脉冲发生器及基于 DCM 的数字电路脉冲发生器, 并对其性能和适用性进行了讨论与比较。

2. 雪崩三极管脉冲发生器

雪崩三极管电路主要是运用开关三极管的短暂良性雪崩效应, 让存储在晶体管集电极端的电容快速放电而产生纳秒级窄脉冲。晶体管雪崩击穿穿导通的动态过程比较复杂, 结合图 1 所示电路进行了详细分析。

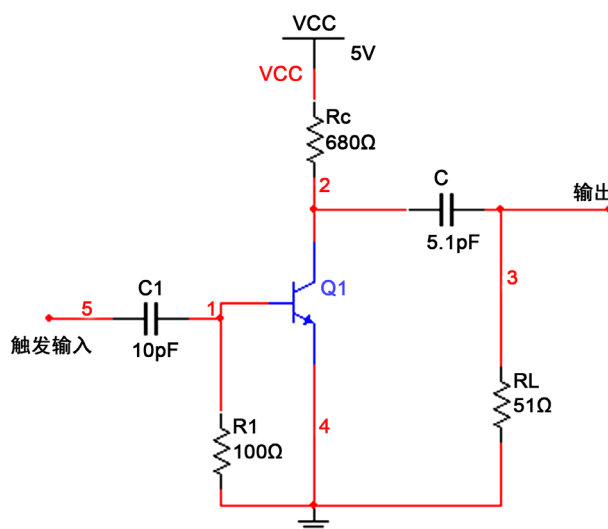


Figure 1. Avalanche pulse generation circuit

图 1. 雪崩脉冲产生电路

分析中, 把雪崩三极管 Q 的集电极串联电阻 R_C 近似的当作雪崩管的静态负载。当输入端没有触发输入时, 发射结反偏, 雪崩管 Q 截止。根据电路约束条件列出此时电路方程为:

$$i = i_R + i_A \quad (1)$$

$$U_{CE} = V_{CC} - i_R R_C \quad (2)$$

$$U_{CE} = u_c(0) - 1 / \left(C \int_0^{t_A} i_A dt - i_A R_L \right) \quad (3)$$

式中 i 为通过雪崩管的总电流, i_A 为雪崩电流, i_R 通过静态负载 R_C 的电流, R_L 为动态负载电阻, C 为储能电容, $u_c(0)$ 为储能电容 C 的初始电压, U_{CE} 为雪崩管 Q 集 - 射极电压, t_A 为雪崩导通时间, V_{CC} 为电路直流电源。

由(3)式可得, 雪崩过程中的动态负载方程式为:

$$U_{CE} = u_c(0) - 1 / C \int_0^{t_A} \left[i + (U_{CE} - V_{CC}) / R_L \right] dt - \left[i + (U_{CE} - V_{CC}) / R_L \right] R_L \quad (4)$$

基于雪崩三极管的超宽带脉冲产生电路中, R_C 为数百至数千欧, 而 R_L 则为数十欧, 满足关系 $R_C \gg R_L$ 。发生雪崩击穿时, 储能电容放电供给三极管的雪崩电流 i_A 远大于静态电流 i_R , 即 $i_A \gg i_R$ 。另外雪崩导通时间极短, 可以忽略静态电流 i_R 的影响。化简即得:

$$U_{CE} = E_{CC} - i R_L \quad (5)$$

上式中

$$E_C = u_c(0) - \int_0^{t_A} i dt \quad (6)$$

从式(6)中可以得到晶体管工作在雪崩状态时, 电路动态负载是可变的。晶体管在雪崩区工作时内部强烈正反馈使它对外电路呈现负阻特性, 集电极发射极之间对放电回路呈现出受放电电流控制的“S”型负阻特性。从能量角度分析, 这是晶体管集电结空间电荷区存储与释放能量的动态表现以及产生短时、大电流、高速 UWB 脉冲的能量转换。工作在雪崩区的晶体管其主要特性参数是雪崩上升时间与雪崩脉冲幅度, 分别对应输出 UWB 脉冲的上升沿宽度和脉冲幅度, 这两个参数由雪崩晶体管自身和实际的工作电路参数决定。雪崩晶体管的直流静态参数与雪崩状态参数存在较大差异, 一般是晶体管雪崩击穿电压越低, 产生的 UWB 脉冲上升时间和脉冲宽度越小, 但所获得脉冲幅度也越小, 因此设计中需要对这些参数的选择进行综合考虑。

当触发脉冲未到达触发输入时, 雪崩管截止。直流电源 V_{CC} 经 R_C 对储能电容 C 进行充电。充电后电容两极电压近似等于电源电压 V_{CC} 。当触发脉冲到达输入端时, 经电容 C_1 与 R_1 微分, 形成尖峰脉冲至晶体管的基极, 晶体管发生雪崩击穿而使工作点移动到不稳定的雪崩负阻区, 储能电容 C 快速放电产生雪崩电流, 在负载电阻 R_L 上形成一个窄脉冲。输出的 UWB 脉冲由于雪崩电流大而快速增大, 又由于储能电容 C 的容量通常为数皮法, 储存电荷量有限, 形成的脉冲宽度也有限、脉冲达到某一峰值后开始下降。电流增大到峰值的过程形成极窄脉冲的上升沿, 电流由峰值减少到零的过程则形成了脉冲下降沿, 晶体管每经历一次电容充放电都在负载 R_L 上就可以得到纳秒级 UWB 极窄脉冲。

而单个晶体管电路产生的 UWB 脉冲幅度就受到一定的限制, 在要求输出功率较大的电路中, 通常采用多管串联、并联的方式。这里介绍一种由 BJT-NPNBFS17 构成的双管电路产生超宽带脉冲的方法, 其主要参数为: 特征频率 $f_T = 1 \text{ GHz}$, 集电极 - 基极雪崩击穿电压 $BV_{CBO} = 25 \text{ V}$, 集电极 - 发射极雪崩击穿电压 $BV_{CEO} = 15 \text{ V}$, 晶体管耗散功率为 350 mW 。电路图如图 2 所示, 双管电路实质是通过增大了负载电流来提高输出脉冲幅度, 双管电路获得的脉冲幅度比单管电路大。而且在实际工作电路中, 即使两只管子中的一只损坏, 并不影响整个电路的工作, 只是输出脉冲幅度减小。

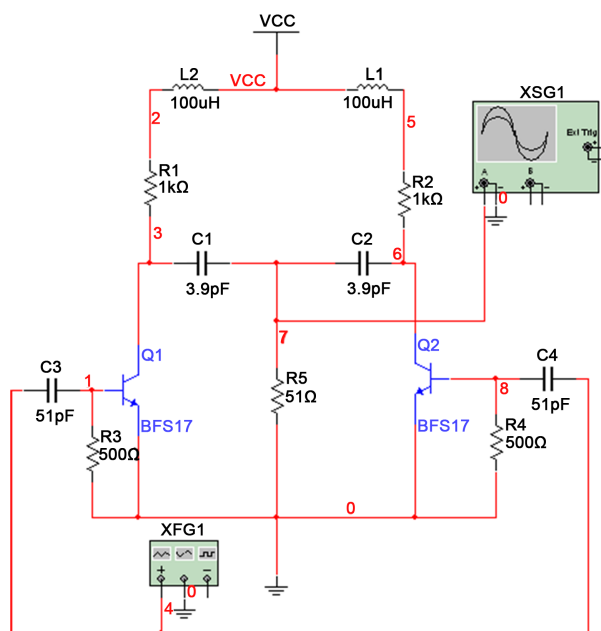


Figure 2. Cascaded UWB pulse generation circuit
图 2. 级联产生超宽带脉冲电路

图 3 为 Multisim10 仿真结果, 触发频率为 1 MHz, 幅度为 5 V 时的仿真波形, 其脉冲宽度 757.576 ps, 上升时间约为 473.485 ps, 下降时间约为 1.231 ns, 幅度约为 -11.086 V。产生的脉冲适合中短距离通信系统的高速脉冲应用。在电路中, 可以改变元件的参数值来得到幅度和宽度不同的脉冲, 也可以通过增加并联的晶体管数量来提高脉冲的性能。

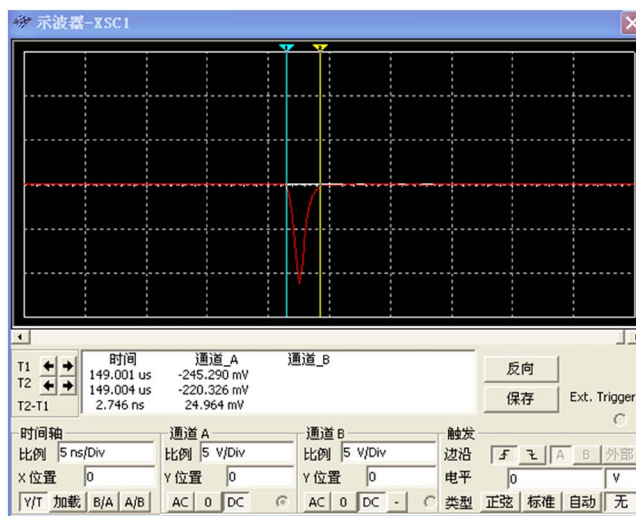


Figure 3. Simulation results of narrow pulse generation by cascade method
图 3. 级联方法产生窄脉冲仿真结果

3. 微波三极管脉冲发生器

微波三极管工作频率高, 其高速开关特性要比普通三极管好, 有利于改善脉冲上下沿, 而且微波三极管提高脉冲幅值能力也比普通三极管好, 因此能提高纳秒级窄脉冲性能, 微波三极管开关特性与普通

三极管原理上一致。这里介绍一种根据微波三极管良好的开关特性产生窄脉冲的方法, 电路图如图 4 所示。其中 Q1 为微波三极管 2N2222A, D1 为二极管 1N4148, U1A、U2A、U3A 为反向器 74HC04。

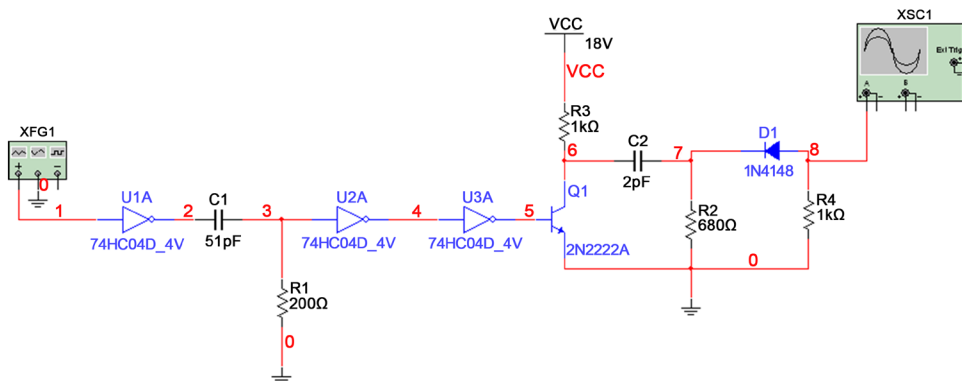


Figure 4. Microwave triode generating narrow pulse circuit diagram
图 4. 微波三极管产生窄脉冲电路图

激励信号源为重复频率 1 MHz 方波, 方波输入到电路的第一级 CMOS 反向器的正向输入端, 该反向器不仅能隔离前后级电路相互影响, 而且可以修正波形。方波经过 R_2, C_2 组成的微分电路时充放电, 形成一个尖脉冲, 设脉宽为 t_1 , 由电路可知:

$$U(\infty) = 0V, U(0) = 5V, V(t) = 0.5U(0) = 2.5V$$

$$t_1 = \tau \ln(U(\infty) - U(0)) / (U(\infty) - U(t_1)) \quad (7)$$

产生的尖脉冲通过两级级联的 CMOS 反向器再次形成频率不变的方波, 脉宽通过上述(7)计算可得 pF 时可以在微波三极管基极输入脉宽为 20 ns 的方波。将此方波加到微波三极管基极, 微波三极管工作在开关状态, 在处于导通状态 t_1 时间内, 脉宽 20 ns 方波再经过一级微分电路, 由式(7)计算得产生脉宽为 1 ns 的尖脉冲, 此时 R_2 为 680 欧姆, C_2 为 2pF。该尖脉冲通过高速肖特基二极管 1N4148 后形成脉宽小于约 1 ns 的纳秒负脉冲由天线发射出去。由式(7)可知, 改变 R_1C_1 和 R_2C_2 可以调节输出脉冲的宽度和幅值, 但是减小宽度时会导致幅值大幅度下降, 因此该电路只能在较窄范围内微调输出脉冲。

利用 Multisim10 对电路进行仿真, 仿真结果如图 5 所示, 激励信号源为周期为 1 MHz 幅值为 5 V 的方波信号, 输出端得到脉宽约为 1 ns, 幅度约为 -12 V 的极窄脉冲。

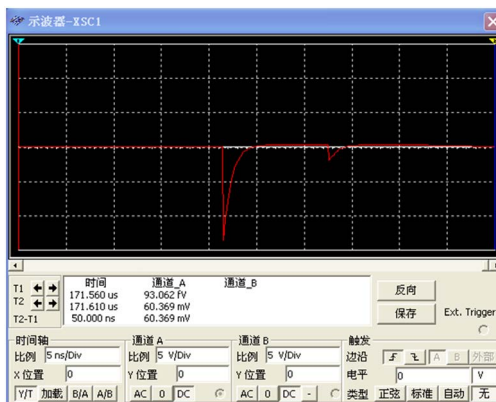


Figure 5. Simulation results of narrow pulse generation by microwave triode
图 5. 微波三极管产生窄脉冲仿真结果

4. 数字逻辑器件脉冲发生器

数字逻辑器件主要是利用门电路的竞争冒险现象来产生窄脉冲, 有两种方法: 一种是采用两输入端与非门产生窄脉冲, 另一种是采用两输入端或非门产生窄脉冲。采用数字电路产生窄脉冲的关键在于高速逻辑的实现和准确的相位延迟控制。数字电路主要采用 74F (快捷肖特基) 高速系列来实现, 因为它们都是 TTL 芯片中具有最小平均传输时延约为 3.45 ns, 扇出系数为 10。电路图如图 6 所示, 通过调整每路脉冲的延迟时间, 既可以得到在一定频率范围内不同的组合波形, 其中每路脉冲延迟时间主要由 74F04 非门的平均传输时延决定, 根据器件的最小传输延迟时间可以得到 74F04 非门引入的延时最小约为 1.95 ns, 如果需要增加某路延迟时间可以使用多个非门或者是延迟线。

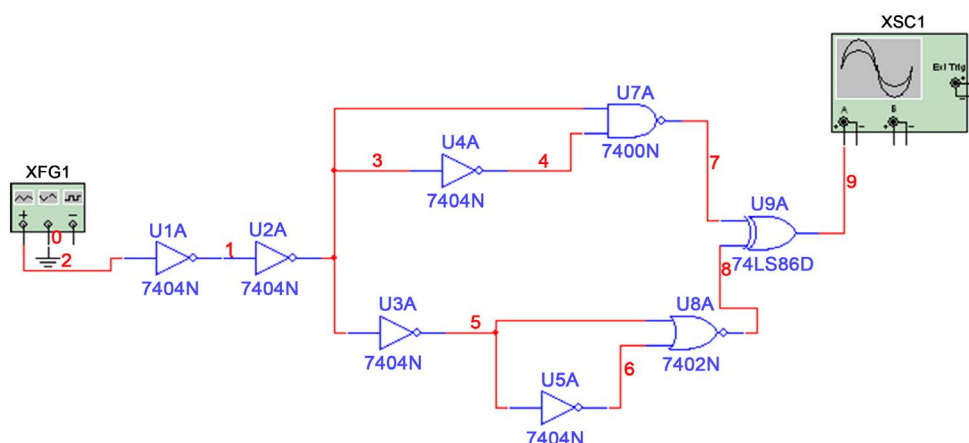


Figure 6. Narrow pulse generation circuit diagram of digital logic device
图 6. 数字逻辑器件产生窄脉冲电路图

利用 Multisim10 对电路进行仿真, 仿真时激励信号源采用频率为 20 MHz, 幅度为 3 V 的时钟, 输出波形如图 7 所示, 脉冲宽度为 1.134 ns, 幅度为 3.864 V, 重复频率为 20 MHz。

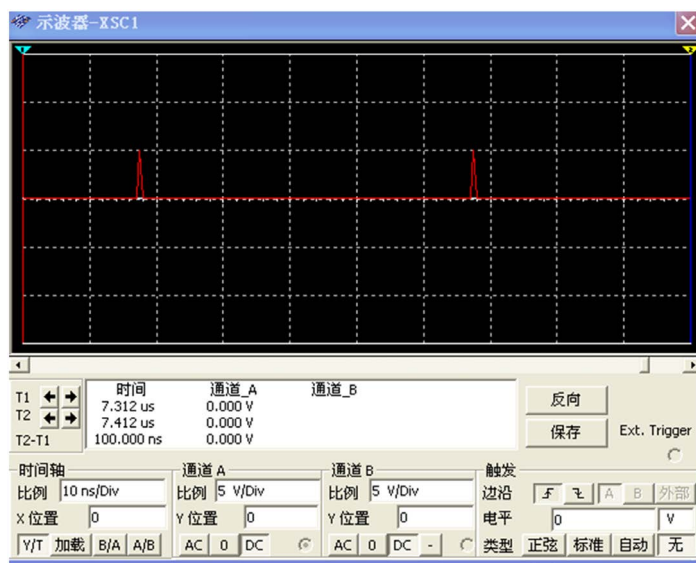


Figure 7. Simulation of narrow pulse generation by digital logic device
图 7. 数字逻辑器件产生窄脉冲仿真结果

5. 基于 DCM 的数字电路脉冲发生器

基于 DCM 的数字电路脉冲发生器核心部件是 FPGA 的数字时钟管理器(DCM)。数字时钟管理器是 FPGA 中控制时钟的专用模块, 能够完成分频、倍频和移相等功能, 由时钟延迟锁相环、数字频率合成器、数字移相器和状态逻辑四个独立的功能模块组成。如图 8 所示, 这 4 个功能单元可以独立或者关联操作。

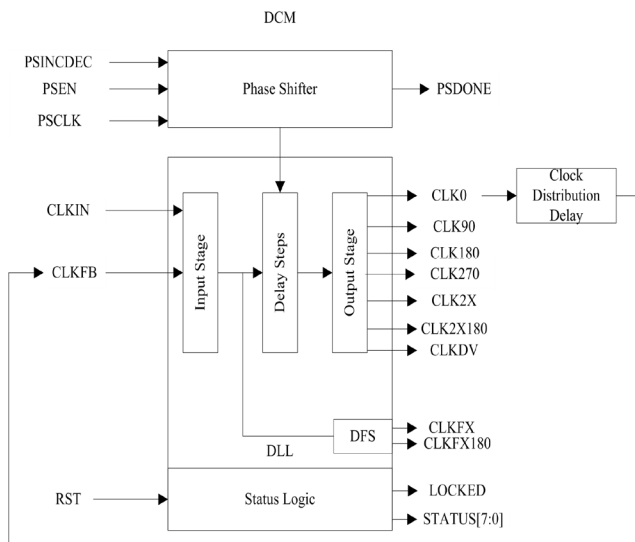


Figure 8. Block diagram of DCM functional modules
图 8. DCM 功能模块框图

图 9 是基于 DCM 的数字电路脉冲发生器原理图, 主要由两部分组成, DCM 和与门。输入有时钟信号 CLK 和复位信号 RST, 时钟信号 CLK 经过相移得到 CLK0, CLK180 是 CLK0 的 180 度反转信号。CLK 经过一个缓冲器得到 CLK_OUT。然后将 CLK_OUT 和 CLK180 进行相与, 得到输出脉冲信号 dataout。通过调节数字时钟管理模块的 Phase Shift 的大小可以改变脉冲的宽度。

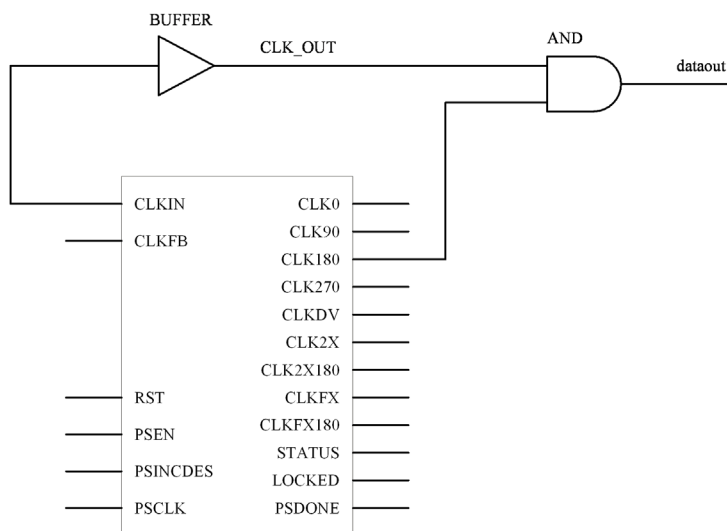


Figure 9. Principle diagram of digital circuit pulse generator based on DCM
图 9. 基于 DCM 的数字电路脉冲发生器原理图

在 Xilinx ISE 集成开发环境中, 对数字脉冲产生方案进行仿真。仿真时, 设置 CLK 信号周期为 6 ns, CLK0 信号相对于 CLK 延迟了 0.187 ns。图 10 是 Modelsim 仿真得到的时域波形, 图 11 为输出脉冲 dataout 的功率谱密度。dataout 的脉冲宽度约为 0.2 ns, 其主要频率分量集中在 0 GHz~5 GHz 范围内。



Figure 10. Simulation results of narrow pulse generation in digital circuits based on DCM

图 10. 基于 DCM 的数字电路产生窄脉冲仿真结果

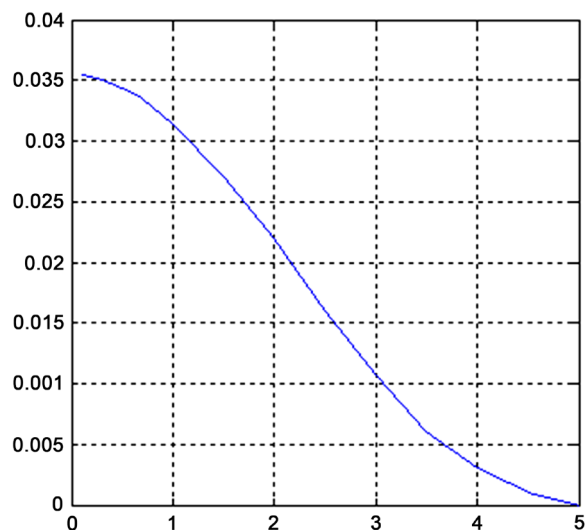


Figure 11. Output pulse power spectrum density diagram

图 11. 输出脉冲功率谱密度图

6. 分析与比较

上文分别利用模拟电路和数字电路实现了超宽带纳秒级窄脉冲发生器, 雪崩晶体管、微波三极管产生 UWB 脉冲的方法均利用了模拟器件特性, 所采用发射电路均为模拟器件组成的模拟信号电路, 而高速数字逻辑器件和 FPGA 的数字时钟管理模块是从数字电路角度产生窄脉冲。这里将从电路实现复杂程度和获得脉冲波形两方面对电路性能分析比较。

从电路实现复杂程度看, 雪崩三极管和微波三极管实现电路复杂度较高, 而且模拟电路对制板精确度要求很高, 工作量较大。基于高速数字逻辑器件和 DCM 的数字电路功耗低、电路结构简单、便于集成, 实现起来较容易。全数字的超宽带脉冲发射与接收电路结构可以共用, 同时利用 FPGA 来实现信号调制与发射功能, 更易实现 UWB 通信, 在进行电路实物制作时也不用考虑模拟与数字电路的隔离问题。全数字化的脉冲产生电路将对 UWB 发射装置的小型化有重要的意义。

从获得脉冲波形看, 基于 DCM 的数字电路性能最佳, 脉冲宽度达到 0.2 ns, 这种方法最大缺点是脉冲幅度相对较小, 不能够直接作为激励信号在天线端进行脉冲发射, 需要在脉冲发射结构末端加入放大结构, 以产生足够功率的脉冲信号。而雪崩三极管和微波三极管的脉宽分别为 757.576 ps 和 1 ns, 就模拟和数字电路而言, 所得到的脉冲宽度均可调, 模拟电路通过改变电路中元件参数值实现, 而数字电路通过控制精确的相位延迟实现, 更容易得到极窄的脉冲。

另外, 基于数字电路方法更易于芯片实现, 但数字电路工作频率受到器件限制, 特别是 DCM 的输出信号存在上升沿和下降沿, 如果输入时钟频率过高, 输出幅度将有较大衰减, 采用数字方法产生窄脉冲最大难度在于高速逻辑的实现和精确的相位延迟控制, 并且还要考虑芯片之间阻抗匹配问题。

7. 总结

本文简述了四种超宽带窄脉冲的产生方法, 并从电路复杂度和脉冲波形上进行分析和比较。总之, 各种脉冲发生器自有其长短, 在电路设计中应具体问题具体分析, 根据电路要求和实际情况选择合适的电路, 并进一步优化电路从而达到设计要求。

参考文献

- [1] 张然, 冉龙俊, 宋来亮. 一种基于非视距误差补偿的协同定位算法[J]. 北京航空航天大学学报, 2017, 43(7): 1426-1432.
- [2] 许英教. 浅谈超宽带通信传输技术[J]. 数字通信世界, 2018(3): 220.
- [3] 顾丽爱. 超宽带脉冲产生电路的研究与设计[J]. 现代电子技术, 2016, 39(3): 131-134.
- [4] 彭亚红, 蒋留兵, 徐婷, 罗建宝. 超宽带窄脉冲信号发生器的设计与实现[J]. 桂林电子科技大学学报, 2011, 31(5): 355-360.
- [5] 赵冰, 臧思宁, 平义和, 许晓杰. 基于正交基函数的超宽带脉冲设计方法研究[J]. 黑龙江大学学报, 2017, 8(2): 76-79.
- [6] 缪颖, 李震, 梁伟成. 一种简易的超宽带脉冲信号产生电路设计[J]. 计算机与数字工程, 2014, 42(7): 1296-1298.
- [7] 张良凯. 基于 chirp 信号的超宽带脉冲设计[J]. 中国新通信, 2015, 17(20): 11.
- [8] 冯清娟, 唐胜春, 任小军. 一种超宽带脉冲产生电路的设计及实现[J]. 电子技术与软件工程, 2018(3): 88.
- [9] 关炜, 林基明. 基于高速数字逻辑器件的超宽带脉冲设计与应用[J]. 火力与指挥控制, 2009, 34(5): 138-141.
- [10] 韩艳伟, 唐朝云, 刘丽珍. 一种低成本的超宽带脉冲发生器设计[J]. 电子科技, 2018, 31(7): 85-88.
- [11] 宿城. 一种超宽带窄脉冲发生器设计[D]: [硕士学位论文]. 南京: 东南大学, 2018.

知网检索的两种方式：

1. 打开知网页面 <http://kns.cnki.net/kns/brief/result.aspx?dbPrefix=WWJD>
下拉列表框选择：[ISSN]，输入期刊 ISSN：2163-3983，即可查询
2. 打开知网首页 <http://cnki.net/>
左侧“国际文献总库”进入，输入文章标题，即可查询

投稿请点击：<http://www.hanspub.org/Submission.aspx>

期刊邮箱：hjwc@hanspub.org