

# Design and Test Research on Short-Circuit Impedance for High Power Pulse Transformer

Zhigang Yang<sup>1</sup>, Yiyun Huang<sup>2</sup>

<sup>1</sup>No. 38 Research Institute of CETC, Hefei Anhui

<sup>2</sup>University of Science and Technology of China, Hefei Anhui

Email: angdyang@163.com

Received: Dec. 6<sup>th</sup>, 2018; accepted: Dec. 21<sup>st</sup>, 2018; published: Dec. 28<sup>th</sup>, 2018

---

## Abstract

In this paper, the short-circuit impedance of HV-MV, HV-LV and MV-LV is analyzed and designed in detail for ITER-PPEN Transformer. The correctness of the design is verified by measuring test on the short-circuit impedance.

## Keywords

ITER, PPEN, Transformer, Short-Circuit Impedance

---

# 大功率脉冲变压器短路阻抗设计及试验研究

杨志刚<sup>1</sup>, 黄懿贇<sup>2</sup>

<sup>1</sup>中国电子科技集团公司第三十八研究所, 安徽 合肥

<sup>2</sup>中国科学技术大学, 安徽 合肥

Email: angdyang@163.com

收稿日期: 2018年12月6日; 录用日期: 2018年12月21日; 发布日期: 2018年12月28日

---

## 摘要

本文对ITER-PPEN三相三绕组变压器的高压-中压短路阻抗、高压-低压短路阻抗和中压-低压短路阻抗进行了详细的设计分析, 并通过对变压器的短路阻抗试验测量, 验证了设计分析的正确性。

## 关键词

ITER, PPEN, 变压器, 短路阻抗

Copyright © 2019 by authors and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

## 1. 引言

ITER (thermo-nuclear experimental reactor)是为解决人类面临的能源短缺、环境污染等问题, 由欧、美、日、俄、中、韩、印七方共同启动和参与的一个超大型国际科技合作项目, 旨在验证磁约束聚变能科学与工程技术的可行性, 是迄今为止我国参加的最大国际合作项目[1] [2] [3]。ITER 所有的部件将由 7 个参与方分别研制和提供, 并按规定时间节点提交安装。经过分解, ITER 装置的部件被拆分成 22 个采购包, 共 97 个子包。我国承担了 12 个子包(分属 6 个采购包)的制造任务, 预计研制费和加工费达 40 亿元人民币。PPEN (pulsed power electrical network)采购包是我国承担的任务之一。PPEN 主要为 ITER 装置的磁体电源、微波电源和中性束电源等各类脉冲运行子系统提供脉冲功率, 其电能采用法国电网 400 kV 双进线经 3 台相同的三相三绕组变压器变电 66 kV 和 22 kV 的方式配送, 负载分布在 66 kV 母线和 22 kV 母线侧, ITER PPEN 技术协议书中的主变压器的主要参数如表 1 所示。

**Table 1.** Main technical parameters of PPEN transformer

**表 1.** PPEN 主变压器的主要技术参数

序号	项目	参数
1	额定功率(MVA)	300/250/150 (ONAF)
		210/175/105 (ONAN)
2	额定电压(kV)	$400 \pm 8 * 1.25\%/66/22$
3	频率(Hz)	50
4	连接组别	YN, yn0, d11
5	短路阻抗(基于 300 MV·A)	$Z_{12} = 11\%$
		$Z_{13} = 25\%$
		$Z_{23} = 14\%$

短路阻抗是变压器的一个非常重要的性能参数, 它对变压器运行时输出电压的高低、承受短路电动能力有直接的影响, 是判断变压器能否投入运行的重要参数之一。为了保证变压器高效可靠运行, 本文对变压器的高压 - 中压短路阻抗( $Z_{12}$ )、高压 - 低压短路阻抗( $Z_{13}$ )和中压 - 低压短路阻抗( $Z_{23}$ )进行了详细的设计分析, 并通过试验测量得到了短路阻抗值, 验证了变压器工程设计及计算分析的正确性。

## 2. 短路阻抗的原理

短路阻抗有多种定义, 按照 IEC 60076 标准定义, 短路阻抗是指在参考温度和额定频率下, 变压器某一绕组两端子之间的等效串联阻抗  $Z = R + jX (\Omega)$ , 其通常以阻抗电压  $u_k (\%)$ , 即短路阻抗的标么值或

百分数的形式表示, 它包括两个分量: 电阻分量  $u_{kR}(\%)$  和电抗分量  $u_{kX}(\%)$ 。根据经验, 对于大容量的变压器,  $u_{kX}(\%)$  远大于  $u_{kR}(\%)$ , 因此, 可以近似认为  $u_k(\%) \approx u_{kX}(\%)$ , 从而把短路阻抗的计算转化为漏电抗的计算[4][5]。

漏电感与漏磁通的数学关系式如下:

$$L_\sigma = \frac{\varphi_\sigma}{I} = \frac{W\phi_\sigma}{I} \quad (1)$$

式中,  $L_\sigma$  为漏电感;  $\varphi_\sigma$  为漏磁链;  $\phi_\sigma$  为漏磁通;  $W$  为匝数;  $I$  为流过绕组的电流。

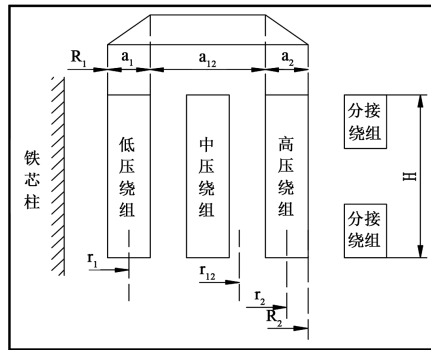
漏电抗等于漏电感乘以角频率, 公式如下:

$$X_\sigma = \omega L_\sigma \quad (2)$$

式中,  $X_\sigma$  为漏电抗;  $\omega$  为角频率。

### 3. 短路阻抗的计算方法

下面以三绕组变压器高压 - 低压运行为例来推导短路阻抗的工程计算方法[6][7][8], 假定绕组内部沿轴向方向安匝均匀分布, 漏磁势在绕组辐向方向成线性变化关系, 漏磁分布如下图 1 所示。



( $R_1$  为低压绕组内半径;  $R_2$  为高压绕组外半径;  $r_1, r_2$  为低压、高压绕组的平均半径;  $r_{12}$  为高低压绕组漏磁空道的平均半径;  $a_1, a_2$  为低压、高压绕组的辐向厚度;  $a_{12}$  为高低压绕组漏磁空道的厚度;  $H$  为绕组的轴向平均高度)

Figure 1. Magnetic flux distribution schematic diagram for transformer H-L running

图 1. 变压器高 - 低运行时的漏磁分布示意图

图 1 中, 低压绕组内一微小区域  $dx$  范围内, 包括的匝数是  $xW_1/a_1$ , 则  $dx$  范围内的漏磁链为:

$$d\phi_1 = d\phi_l \cdot w_1 \frac{x}{a_1} = 2\pi r_1 B_x dx \cdot w_1 \frac{x}{a_1} \quad (3)$$

式中,  $d\phi_l$  为  $dx$  范围内的漏磁通;  $B_x$  为漏磁密。

对低压绕组范围内  $d\phi_1$  进行积分, 可得到低压绕组的漏磁链为:

$$\phi_1 = \int_0^{a_1} d\phi_1 = \int_0^{a_1} 2\pi r_1 B_x \cdot w_1 \frac{x}{a_1} dx = \frac{2\pi\mu_0 I_1 W_1^2 \rho a_1 r_1}{3H} \quad (4)$$

同理, 可推导得到高压绕组的漏磁链为:

$$\phi_2 = \frac{2\pi\mu_0 I_2 W_2^2 \rho a_2 r_2}{3H} \quad (5)$$

对于高压 - 低压绕组间的主空道位置, 磁势保持平衡  $I_1 W_1 = I_2 W_2$ , 可推导得到主空道区域的漏磁链为:

$$\varphi_{12} = \frac{2\pi\mu_0 I_1 W_1^2 \rho a_{12} r_{12}}{H} \quad (6)$$

高压 - 低压运行时, 三个区域的总漏磁链为:

$$\varphi = \varphi_1 + \varphi_2 + \varphi_{12} = \frac{2\pi\mu_0 I_1 W_1^2 \rho}{H} \left( \frac{a_1 r_1}{3} + \frac{a_2 r_2}{3} + a_{12} r_{12} \right) \quad (7)$$

式中, 令  $\sum D = \frac{a_1 r_1}{3} + \frac{a_2 r_2}{3} + a_{12} r_{12}$ , 称为等效漏磁面积。

将计算结果代入公式(2)中, 计算得到:

$$x_k = 2\pi f \frac{2\pi\mu_0 I_1 W_1^2 \rho \sum D}{H I_1} = \frac{4\pi^2 f \mu_0 W_1^2 \rho \sum D}{H} \quad (8)$$

则短路阻抗计算为:

$$U_{kx} = \frac{u_{kx}}{U_N} \% = \frac{4\pi^2 f \mu_0 I_1 W_1^2 \rho \sum D}{H U_N} \% = \frac{4\pi^2 f \mu_0 I_1 W_1 \rho \sum D}{H e_i} \% \quad (9)$$

式中,  $\rho$  为漏磁场洛氏系数,  $\rho = 1 - \frac{\lambda}{\pi H} = 1 - \frac{R_2 - R_1}{\pi H}$ ;  $e_i$  为匝电动势, 单位 V。

在实际计算中, 考虑到辐向漏磁通的存在及制造工艺造成的误差, 一般乘以一个工艺修正系数  $K$  来进行校正, 并将  $\mu_0 = 0.4\pi \times 10^{-8}$  H/cm,  $f = 50$  Hz 代入公式(9)中, 可得短路阻抗的工程计算公式如下:

$$U_k = K U_{kx} = \frac{24.8 I_1 W_1 \rho \sum D}{H e_i \times 10^4} \% \quad (10)$$

#### 4. PPEN 主变压器短路阻抗计算分析

PPEN 主变压器的结构由内到外依次是铁芯、低压绕组、中压绕组、高压绕组、分接绕组、油箱。下面按照 3 节中推导的短路阻抗的工程计算方法, 依次求取额定分接高 - 中、最小分接高 - 中、最大分接高 - 中、额定分接高 - 低、最小分接高 - 低、最大分接高 - 低、中 - 低的短路阻抗。

##### 4.1. 额定分接高 - 中短路阻抗计算

额定分接下, 高 - 中压绕组安匝平衡, 假设相对漏磁势取为 1, 额定分接高 - 中运行时相对漏磁势如图 2 所示。

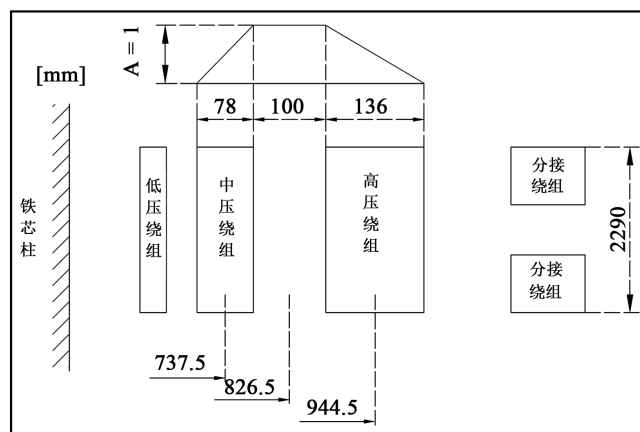


Figure 2. Magnetic flux distribution schematic diagram for transformer H-M running in rated tap  
图 2. 额定分接变压器高 - 中运行时的漏磁分布示意图

各漏磁区域计算参数、漏磁区域面积的计算结果见表 2。

**Table 2.** Calculation of the area of magnetic flux leakage for transformer H-M running in rated tap  
**表 2.** 额定分接高 - 中运行时漏磁区域面积的计算结果

漏磁区域	漏磁宽度(cm)	平均半径(cm)	相对漏磁势	漏磁面积(cm <sup>2</sup> )
高压绕组	13.6	94.45	1	428.17
中压绕组	7.8	73.75	1	191.75
高 - 中漏磁空道	10	82.65	1	826.5
合计	$\lambda = 31.4$	-	-	$\sum D = 1446.42$

可以计算得到  $\rho = 0.956$ , 取  $K = 0.98$ , 再将  $I_1 = 433.03$  A;  $W_1 = 636$ ;  $e_t = 362.9$  V;  $H = 229$  cm 代入式(10), 计算得到额定分接高 - 中短路阻抗为:

$$U'_{kx} = \frac{24.8 \times 0.98 \times 433.03 \times 636 \times 0.956 \times 1446.42}{229 \times 362.9 \times 10^4} \% = 11.14\% \quad (11)$$

#### 4.2. 最小分接高 - 中短路阻抗计算

假设以中压绕组为基准, 折算到额定容量下的安匝数计算为:

$$F = W_2 \times I_2 \times \frac{U_{1N}}{U_{2N}} = 105 \times \frac{250000}{\sqrt{3} \times 66} \times \frac{300000}{250000} = 275553.5 \quad (12)$$

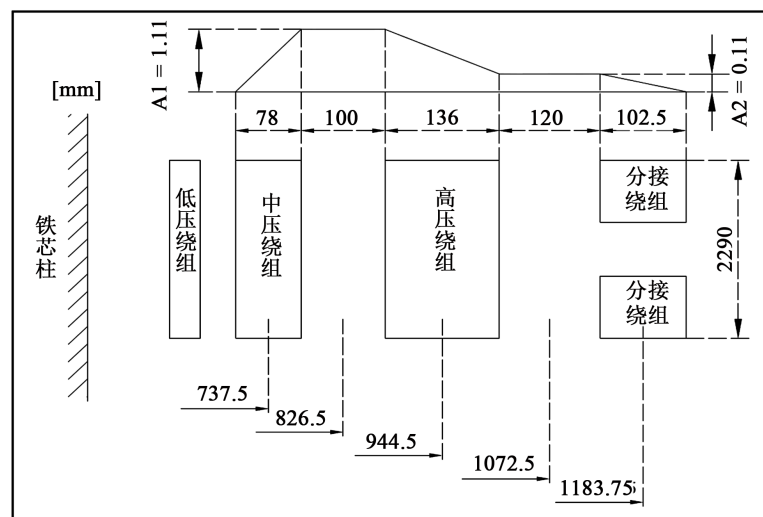
最小分接绕组的相对漏磁势计算为:

$$A_2 = W_F \times I_F / F = 64 \times 481.74 / 275553.5 = 0.11 \quad (13)$$

高压绕组相对漏磁势计算为:

$$A_1 = W_1 \times I_F / F = 636 \times 481.74 / 275553.5 = 1.11 \quad (14)$$

因此, 最小分接下高 - 中运行时相对漏磁势如图 3 所示。



**Figure 3.** Magnetic flux distribution schematic diagram for transformer H-M running in min. tap  
**图 3.** 最小分接高 - 中运行时相对漏磁势示意图

各漏磁区域计算参数、漏磁区域面积的计算结果见表 3。

**Table 3.** Calculation of the area of magnetic flux leakage for transformer H-M running in min. tap  
**表 3.** 最小分接高 - 中运行时漏磁区域面积的计算结果

漏磁区域	漏磁宽度(cm)	平均半径(cm)	相对漏磁势	漏磁面积(cm <sup>2</sup> )
高压绕组	13.6	94.45	1.23	526.65
中压绕组	7.8	73.75	1	191.75
最小分接绕组	10.25	118.375	0.012	4.85
高 - 中漏磁空道	10	82.65	1	826.5
高 - 分接漏磁空道	12	107.25	0.012	15.44
合计	$\lambda = 53.65$	-	-	$\sum D = 1565.19$

可以计算得到  $\rho = 0.925$ , 取  $K = 0.98$ , 再将  $I_1 = 433.03$  A;  $W_1 = 636$ ;  $e_t = 362.9$  V;  $H = 229$  cm 代入式(10), 计算得到最小分接高 - 中短路阻抗为:

$$U'_{kx} = \frac{24.8 \times 0.98 \times 433.03 \times 636 \times 0.925 \times 1565.19}{229 \times 362.9 \times 10^4} \% = 11.66\% \quad (15)$$

### 4.3. 最大分接高 - 中短路阻抗计算

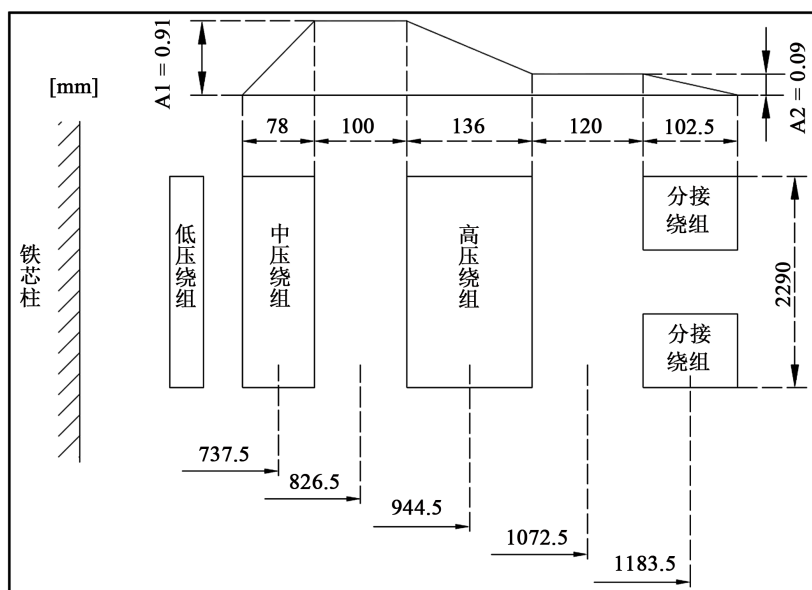
最大分接绕组的相对漏磁势计算为:

$$A_2 = W_F \times I_F / F = 64 \times 393.65 / 275553.5 = 0.09 \quad (16)$$

高压绕组相对漏磁势计算为:

$$A_1 = W_1 \times I_F / F = 636 \times 393.65 / 275553.5 = 0.91 \quad (17)$$

因此, 最大分接下高 - 中运行时相对漏磁势如图 4 所示。



**Figure 4.** Magnetic flux distribution schematic diagram for transformer H-M running in max. tap  
**图 4.** 最大分接高 - 中运行时相对漏磁势示意图

各漏磁区域计算参数、漏磁区域面积的计算结果见表 4。

**Table 4.** Calculation of the area of magnetic flux leakage for transformer H-M running in max. tap  
**表 4.** 最大分接高 - 中运行时漏磁区域面积的计算结果

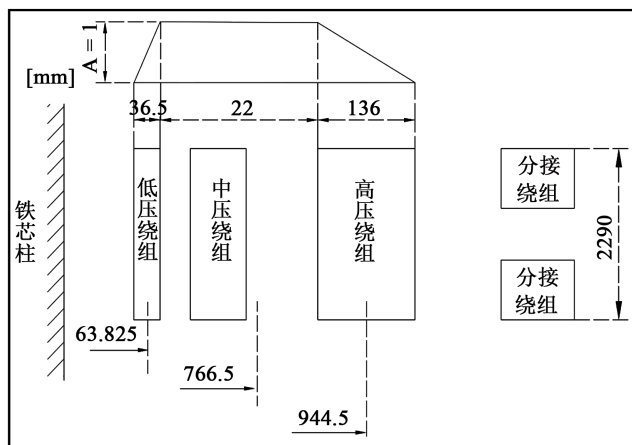
漏磁区域	漏磁宽度(cm)	平均半径(cm)	相对漏磁势	漏磁面积(cm <sup>2</sup> )
高压绕组	13.6	94.45	0.83	355.38
中压绕组	7.8	73.75	1	191.75
最大分接绕组	10.25	118.375	0.008	3.24
高 - 中漏磁空道	10	82.65	1	826.5
高 - 分接漏磁空道	12	107.25	0.008	10.3
合计	$\lambda = 53.65$	-	-	$\sum D = 1387.17$

可以计算得到  $\rho = 0.925$ , 取  $K = 0.98$ , 再将  $I_1 = 433.03$  A;  $W_1 = 636$ ;  $e_t = 362.9$  V;  $H = 229$  cm 代入式(10), 计算得到最大分接高 - 中短路阻抗为:

$$U'_{kx} = \frac{24.8 \times 0.98 \times 433.03 \times 636 \times 0.925 \times 1387.17}{229 \times 362.9 \times 10^4} \% = 10.34\% \quad (18)$$

#### 4.4. 额定分接高 - 低短路阻抗计算

额定分接下, 高 - 低压绕组安匝平衡, 假设相对漏磁势取为 1, 其相对漏磁势如图 5 所示。



**Figure 5.** Magnetic flux distribution schematic diagram for transformer H-L running in rated tap  
**图 5.** 额定分接高 - 低运行时相对漏磁势示意图

各漏磁区域计算参数、漏磁区域面积的计算结果见表 5。

**Table 5.** Calculation of the area of magnetic flux leakage for transformer H-L running in rated tap  
**表 5.** 额定分接高 - 低运行时漏磁区域面积的计算结果

漏磁区域	漏磁宽度(cm)	平均半径(cm)	相对漏磁势	漏磁面积(cm <sup>2</sup> )
高压绕组	13.6	94.45	1	428.17
低压绕组	3.65	63.825	1	77.65
高 - 低漏磁空道	22	76.65	1	1686.3
合计	$\lambda = 39.25$	-	-	$\sum D = 2192.12$

可以计算得到  $\rho = 0.945$ , 取  $K = 0.98$ , 再将  $I_1 = 433.03 \text{ A}$ ;  $W_1 = 636$ ;  $e_t = 362.9 \text{ V}$ ;  $H = 229 \text{ cm}$  代入式(10), 计算得到额定分接高 - 低短路阻抗为:

$$U'_{kx} = \frac{24.8 \times 0.98 \times 433.03 \times 636 \times 0.945 \times 2192.12}{229 \times 362.9 \times 10^4} \% = 16.69\% \quad (19)$$

#### 4.5. 最小分接高 - 低短路阻抗计算

假设以低压绕组为基准, 折算到额定容量下的安匝数计算为:

$$F = W_3 \times I_3 \times \frac{U_{1N}}{U_{3N}} = 62 \times \frac{150000}{3 \times 22.5} \times \frac{300000}{150000} = 275555.6 \quad (20)$$

最小分接绕组的相对漏磁势计算为:

$$A_2 = W_F \times I_F / F = 64 \times 481.74 / 275555.6 = 0.11 \quad (21)$$

高压绕组相对漏磁势计算为:

$$A_1 = W_1 \times I_F / F = 636 \times 481.74 / 275555.6 = 1.11 \quad (22)$$

因此, 最小分接下高 - 低运行时相对漏磁势如图 6 所示。

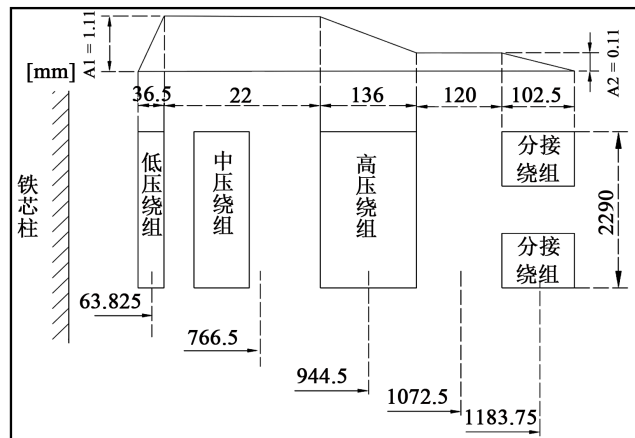


Figure 6. Magnetic flux distribution schematic diagram for transformer H-L running in min. tap  
图 6. 最小分接高 - 低运行时相对漏磁势示意图

各漏磁区域计算参数、漏磁区域面积的计算结果见表 6。

Table 6. Calculation of the area of magnetic flux leakage for transformer H-L running in min. tap  
表 6. 最小分接高 - 低运行时漏磁区域面积的计算结果

漏磁区域	漏磁宽度(cm)	平均半径(cm)	相对漏磁势	漏磁面积(cm <sup>2</sup> )
高压绕组	13.6	94.45	1.23	526.65
低压绕组	3.65	63.825	1	77.65
最小分接绕组	10.25	118.375	0.012	4.85
高 - 低漏磁空道	22	76.65	1	1686.3
高 - 分接漏磁空道	12	107.25	0.012	15.44
合计	$\lambda = 61.5$	-	-	$\sum D = 2310.89$



可以计算得到  $\rho = 0.915$ , 取  $K = 0.98$ , 再将  $I_1 = 433.03 \text{ A}$ ;  $W_1 = 636$ ;  $e_t = 362.9 \text{ V}$ ;  $H = 229 \text{ cm}$  代入式(10), 计算得到额定分接高 - 低短路阻抗为:

$$U'_{kx} = \frac{24.8 \times 0.98 \times 433.03 \times 636 \times 0.915 \times 2310.89}{229 \times 362.9 \times 10^4} \% = 17.03\% \quad (23)$$

#### 4.6. 最大分接高 - 低短路阻抗计算

最大分接绕组的相对漏磁势计算为:

$$A_2 = W_F \times I_F / F = 64 \times 393.65 / 275555.6 = 0.09 \quad (24)$$

高压绕组相对漏磁势计算为:

$$A_1 = W_1 \times I_F / F = 636 \times 393.65 / 275555.6 = 0.91 \quad (25)$$

因此, 最大分接下高 - 低运行时相对漏磁势如图 7 所示。

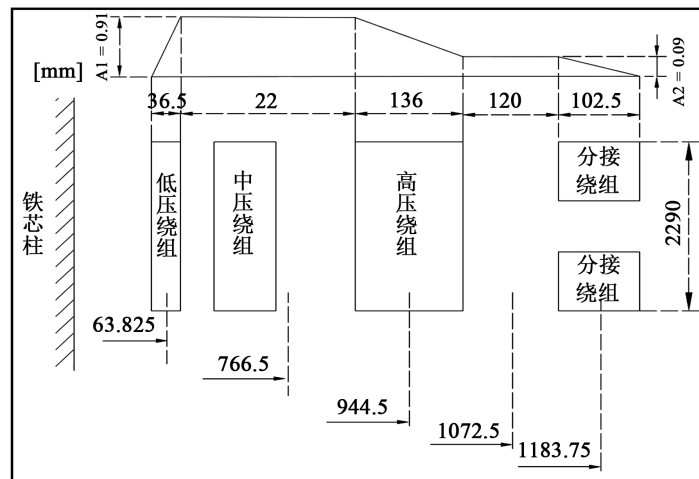


Figure 7. Magnetic flux distribution schematic diagram for transformer H-L running in max. tap  
图 7. 最大分接高 - 低运行时相对漏磁势示意图

各漏磁区域计算参数、漏磁区域面积的计算结果见表 7。

Table 7. Calculation of the area of magnetic flux leakage for transformer H-L running in max. tap  
表 7. 最大分接高 - 低运行时漏磁区域面积的计算结果

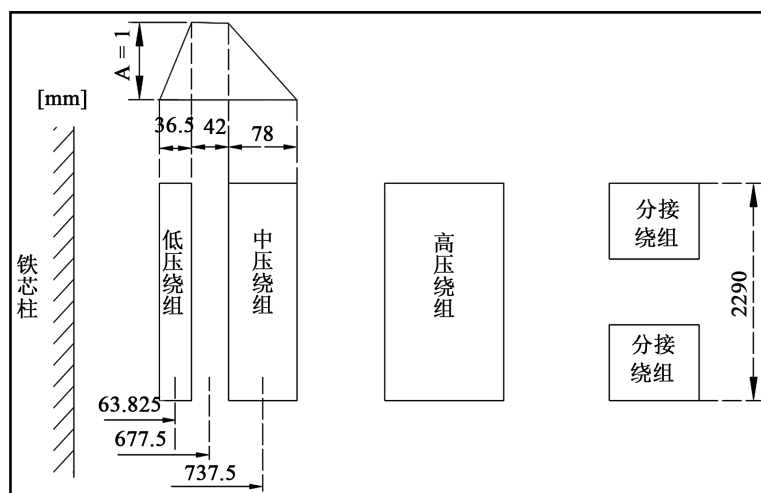
漏磁区域	漏磁宽度(cm)	平均半径(cm)	相对漏磁势	漏磁面积(cm <sup>2</sup> )
高压绕组	13.6	94.45	0.83	355.38
低压绕组	3.65	63.825	1	77.65
最大分接绕组	10.25	118.375	0.008	3.24
高 - 低漏磁空道	22	76.65	1	1686.3
高 - 分接漏磁空道	12	107.25	0.008	10.3
合计	$\lambda = 61.5$	-	-	$\sum D = 2132.87$

可以计算得到  $\rho = 0.915$ , 取  $K = 0.98$ , 再将  $I_1 = 433.03 \text{ A}$ ;  $W_1 = 636$ ;  $e_t = 362.9 \text{ V}$ ;  $H = 229 \text{ cm}$  代入式(10), 计算得到额定分接高 - 低短路阻抗为:

$$U'_{kr} = \frac{24.8 \times 0.98 \times 433.03 \times 636 \times 0.915 \times 2132.87}{229 \times 362.9 \times 10^4} \% = 15.72\% \quad (26)$$

#### 4.7. 中 - 低短路阻抗计算

中 - 低压绕组安匝平衡, 假设相对漏磁势取为 1, 其相对漏磁势如图 8 所示。



**Figure 8.** Calculation of the area of magnetic flux leakage for transformer M-L running  
**图 8.** 中 - 低运行时漏磁区域面积的计算结果

各漏磁区域计算参数、漏磁区域面积的计算结果见表 8。

**Table 8.** Calculation of the area of magnetic flux leakage for transformer M-L running  
**表 8.** 中 - 低运行时漏磁区域面积的计算结果

漏磁区域	漏磁宽度(cm)	平均半径(cm)	相对漏磁势	漏磁面积(cm <sup>2</sup> )
中压绕组	7.8	73.75	1	191.75
低压绕组	3.65	63.825	1	232.96
中 - 低漏磁空道	4.2	67.75	1	284.55
合计	$\lambda = 15.65$	-	-	$\sum D = 709.26$

可以计算得到  $\rho = 0.978$ , 取  $K = 0.98$ , 再将  $I_1 = 433.03$  A;  $W_1 = 636$ ;  $e_t = 362.9$  V;  $H = 229$  cm 代入式(10), 计算得到额定分接高 - 低短路阻抗为:

$$U'_{kr} = \frac{24.8 \times 0.98 \times 433.03 \times 636 \times 0.978 \times 709.26}{229 \times 362.9 \times 10^4} \% = 5.59\% \quad (27)$$

### 5. PPEN 主变压器短路阻抗的匹配设计

通过第 3 节对短路阻抗的分析计算, 发现为 PPEN 设计的主变压器自身结构的高 - 低短路阻抗值和中 - 低短路阻抗达不到设计任务书(技术规范书)的要求, 需要进一步进行短路阻抗的匹配设计, 以提高高 - 低短路阻抗值和中 - 低短路阻抗值, 同时高 - 中短路阻抗值保持不变, 从而满足设计要求。

提高短路阻抗最直接、最有效的方法是增大等效漏磁面积。目前主要有以下四种结构形式设计: 1) 拆分高压、中压绕组; 2) 增大中压绕组和低压绕组之间的空道; 3) 高压绕组内置排列; 4) 在低压绕组

侧串联电抗器[9]。前三种结构形式需要改变变压器本身的结构, 而且绝缘处理非常复杂, 第四种结构形式不需要改变变压器本身的结构, 实现容易, 工程上已广泛成熟使用。综合以上考虑, 课题组决定采用在低压绕组侧内置串联电抗器来实现对 PPEN 主变压器短路阻抗匹配的设计。

在低压绕组侧内置串联电抗器的结构特点在变压器的低压侧串联一个空心电抗器, 通过空心电抗器的电抗来增大高-低和中-低短路阻抗。因此, 短路阻抗匹配设计的关键在于电抗器参数的确定与设计。变压器低压侧串联电抗器示意图如图 9 所示。

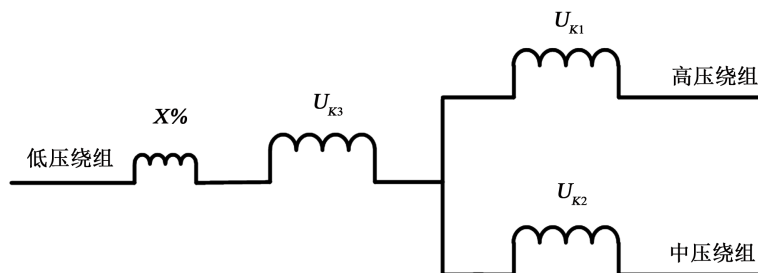


Figure 9. Schematic diagram of series reactor in transformer low-voltage side  
图 9. 变压器低压侧串联电抗器示意图

在额定分接下, PPEN 主变压器要求基于 300 MVA 的短路阻抗: 高-中为  $U'_{K12} = 11\%$ , 高-低为  $U'_{K13} = 25\%$ , 中-低为  $U'_{K23} = 14\%$ 。在第 4 节中已求出 PPEN 主变压器本身结构基于 300 MVA 的短路阻抗: 高-中为  $U_{K12} = 11.14\%$ , 高-低为  $U_{K13} = 16.69\%$ , 中-低为  $U_{K23} = 5.59\%$ 。

低压绕组需要增加的短路阻抗值计算为:

$$X\% = U'_{K3} - U_{K3} = \frac{(U'_{K23} + U'_{K13} - U'_{K12}) - (U_{K23} + U_{K13} - U_{K12})}{2} = 8.43\% \quad (28)$$

从而可以求出串联电抗器的电抗值为:

$$X = \frac{X\% \times U_{N3}}{I_{N3}} = \frac{8.43\% \times 22500}{2222.2} = 0.854 \Omega \quad (29)$$

式(29)中  $I_{N3}$  是低压绕组的额定电流值。

再可以求出串联电抗器的电感值为:

$$L = \frac{1000 \times X}{2\pi f} = \frac{1000 \times 0.854}{2\pi \times 50} = 2.72 \text{ mH} \quad (30)$$

由于电抗器与低压绕组串联, 因此, 其额定电压等级与低压侧额定电压相同, 额定电流与通过低压绕组的额定电流相同, 额定容量为:

$$P_L = 3 \times 2\pi f L I_N^2 = 12.65 \text{ MVA} \quad (31)$$

将匹配设计的电抗器值带入短路阻抗公式, 反算得到 PPEN 主变压器最终的短路阻抗值, 并通过试验对变压器的短路阻抗进行测量, 将计算值与试验值进行比较, 结果见于表 9。

IEC 60076-1:2011 表 1 中规定的短路阻抗的偏差: 额定分接高-中为  $\pm 10\%$ , 其他分接高-中为  $\pm 15\%$ , 额定分接高-低为  $\pm 7.5\%$ , 其他分接高-低为  $\pm 10\%$ , 中-低为  $\pm 10\%$  [10]。所以, 由表 9 数据可知, PPEN 主变压器的短路阻抗分析计算结果、试验测量值以及它们的偏差均在 IEC 标准的偏差范围内, 证明在低压绕组侧内置串联电抗器的短路阻抗匹配设计方法合理。

**Table 9.** Calculation and test results for PPEN transformer short-circuit impedance**表 9.** PPEN 主变压器短路阻抗的计算及试验结果

分接位置		短路阻抗(%)		计算值相对于试验值偏差
		计算值	试验值	
高 - 中运行	额定分接	11.14	10.94	+1.8%
	最小分接	11.66	11.43	+2.0%
	最大分接	10.34	11.18	-7.5%
高 - 低运行	额定分接	25.12	25.73	-2.4%
	最小分接	25.66	26.32	-2.5%
	最大分接	24.34	25.94	-6.2%
中 - 低运行		14.02	13.71	+2.3%

## 6. 结论

本文针对 PPEN 主变压器的短路阻抗进行了设计和详细分析计算, 并进行了试验验证, 计算和试验结果表明: 1) 该变压器本身结构的短路阻抗达不到客户的设计要求, 通过在低压绕组侧内置串联电抗器的方法达到了短路阻抗匹配设计的效果; 2) 该变压器的短路阻抗满足 IEC 标准规定的要求, 工程设计和理论计算分析是正确的。目前, 该变压器已成功装配应用在 ITER 实验场地中。

## 致 谢

本文中实验方案的制定和实验数据的测量记录工作是在保定天威集团变压器有限公司左红艳、谢辉、刘学民等工作人员的大力支持下完成的, 在此向他(她)们表示衷心的感谢。

## 参考文献

- [1] 傅鹏. 国际聚变堆 ITER 装置电源系统综述[J]. 电力电子技术, 2014, 48(12): 1-7.
- [2] 杨志刚, 傅鹏, 等. ITER 脉冲功率变电站一次系统研究与实现[J]. 强激光与粒子束, 2017, 29(6): 1-6.
- [3] 潘传红. 国际热核实验反应堆(ITER)计划与未来核聚变能源[J]. 物理, 2010, 39(6): 375-378.
- [4] 尹克宁. 变压器设计原理[M]. 北京: 中国电力出版社, 2003.
- [5] 路长柏. 电力变压器理论与计算[M]. 沈阳: 辽宁科学技术出版社, 2007.
- [6] El Hayek, J. (2001) Short-Circuit Reactances of Multi-Secondaries Concentric Windings Transformers. *Electric Machines and Drives Conference*, 462-465.
- [7] 周雨. 一种 220 kV 高阻抗变压器工程设计新方法[D]: [硕士学位论文]. 保定: 华北电力大学, 2013.
- [8] 杨志刚. ITER PPEN 主变压器电磁设计及其特性分析[D]: [博士学位论文]. 合肥: 中国科学技术大学, 2017.
- [9] 李洪春. 22 kV 三绕组有载调压高阻抗变压器设计[J]. 变压器, 2009, 46(5): 1-11.
- [10] IEC 60076-1: 2011, Power transformers—Part 1: General.

**知网检索的两种方式：**

1. 打开知网页面 <http://kns.cnki.net/kns/brief/result.aspx?dbPrefix=WWJD>  
下拉列表框选择：[ISSN]，输入期刊 ISSN：2332-7111，即可查询
2. 打开知网首页 <http://cnki.net/>  
左侧“国际文献总库”进入，输入文章标题，即可查询

投稿请点击：<http://www.hanspub.org/Submission.aspx>

期刊邮箱：[nst@hanspub.org](mailto:nst@hanspub.org)