

混合型忆阻 - CMOS在数据选择电路中的应用

——基于忆阻器的与非门电路

姬博宇, 李 彤, 李承慧, 黄雪婷

天津职业技术师范大学电子工程学院, 天津

收稿日期: 2023年12月18日; 录用日期: 2024年3月11日; 发布日期: 2024年3月19日

摘 要

针对忆阻器具有记忆功能的特点, 根据阈值型忆阻器模型建立其忆阻等效电路。以忆阻等效电路和CMOS管为核心, 搭建一种混合型忆阻-CMOS逻辑的与非门电路, PSPICE软件的仿真结果验证电路功能的正确性。将忆阻器等效电路连接到实物电路中进行测试, 测试结果与仿真结果基本吻合, 验证混合型忆阻-CMOS逻辑的与非门电路的可行性。

关键词

忆阻器, 忆阻等效电路, 与非门电路, PSPICE

The Application of Hybrid Memristor-CMOS in Data Selection Circuits

—And Not Gate Circuit Based on Memristor

Boyu Ji, Tong Li, Chenghui Li, Xueting Huang

School of Electronic Engineering, Tianjin University of Technology and Education, Tianjin

Received: Dec. 18th, 2023; accepted: Mar. 11th, 2024; published: Mar. 19th, 2024

Abstract

According to the characteristics of the memristor with memory function, the memristor equivalent circuit is established based on the threshold memristor model. Based on the memristor equivalent circuit and CMOS tube as the core, a hybrid memristor-CMOS logic, and non gate circuit is built. The simulation results of PSPICE software verify the correctness of the circuit function. The equivalent circuit of the memristor is connected to the real circuit for testing. The test results

are basically consistent with the simulation results and the feasibility of hybrid memristor-CMOS logic and non gate circuit is verified.

Keywords

Memristor, Memristor Equivalent Circuit, And Not Gate Circuit, PSPICE

Copyright © 2024 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY 4.0).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

1. 引言

忆阻器是一种具有记忆功能的电阻器件，最初由 Leon Chua 教授在 1971 年提出[1]，是传统电容器、电感器和电阻器三大基本电气元件之外的第四种电学元件。忆阻器可以根据其电流流过的方向来改变其电阻大小，即在流过忆阻器的电流方向发生改变时，其电阻值也会发生变化，从而建立起磁通(ϕ)和电荷(q)之间的联系。忆阻值 M 和磁通(ϕ)、电荷(q)之间的关系为：

$$d\phi = Mdq \quad (1)$$

然而，由于当时缺乏可行的实现方法，忆阻器的实际应用受到了限制。知道 2008 年，惠普实验室的研究人员才成功地研制出了第一个可控制的忆阻器原型[2]。这项成果使忆阻器重新成为科学界和工业界的焦点，被认为是下一代电子器件的重要组成部分之一，能够应用于非易失性存储[3]、人工神经网络[4]和数字逻辑电路[5]等领域。目前，数字逻辑电路研究的主要方向之一是利用忆阻-CMOS 构成混合型逻辑电路，包括基础逻辑门电路[6]、编码解释器[7]、加法器[8]、乘法器[9]以及复杂的逻辑电路等。姬超团队利用 LTSPICE 软件搭建一系列 CMOS 管与忆阻器级联的逻辑门电路，仿真结果验证电路的正确性[7]。黄丽莲团队通过 SPICE 软件搭建忆阻比例逻辑门电路，对仿真结果进行验证与分析。代广珍团队提出一种基于忆阻-CMOS 结构设计的异或门逻辑电路，仿真验证电路设计的正确性[10]。冯朝文团队对混合型忆阻-CMOS 的逻辑门电路进行设计，利用 PSPICE 仿真软件对电路进行模拟仿真分析验证[11]。但目前的工作大多都关注在电路仿真上，结合仿真进行实物电路搭建的少之又少。

数据选择电路，是数字逻辑电路中常见的一种逻辑门电路，其作用是根据控制信号从多个输入信号中选择一个作为输出。在数字电路中，数据选择器常用于构建复杂的计算和控制系统。本文首先通过 PSPICE 构建阈值忆阻模型及其等效电路，以忆阻等效电路和 CMOS 管为核心，搭建一种混合型一种 CMOS 逻辑的与非门电路并进行仿真，再利用忆阻实物模型根据仿真电路进行硬件电路的连接并验证与非门电路的特性。

2. 忆阻模型及其等效电路的建立

与传统的电阻、电容和电感这些基本电路元件不同，忆阻器本质上是非线性电子器件，其制备更为复杂，可以利用忆阻器等效模型进行设计和研究。较流行的等效模型有边界偏移模型[2]、双极性阈值行为模型[12]等，其中阈值型忆阻器具有良好的双极性开关特性，具有确定的 Set 和 Reset 阈值电压，开关电阻比较大，并在确定的操作电压下实现两态的可逆转换，非常适合于数字逻辑电路的设计。

由于忆阻器的制备困难，本文采用忆阻等效电路代替忆阻器[13]。忆阻等效电路如图 1 所示，模块 A 是一个压控浮地电阻电路，由四个电流反馈运算放大器、四个电阻和一个在线性区域工作的 NMOS 管组成。

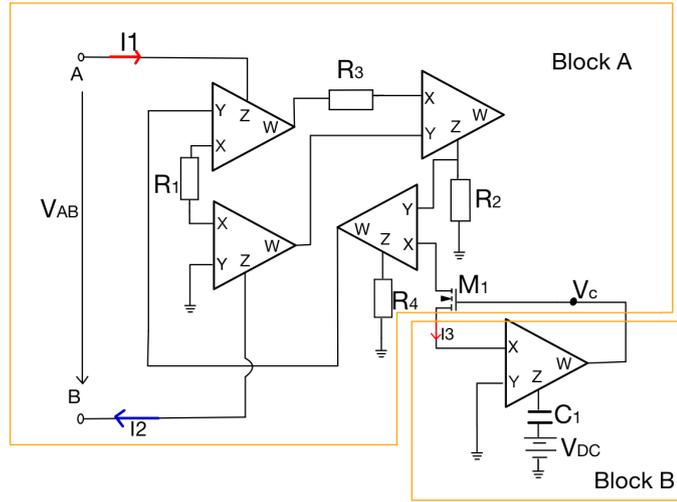


Figure 1. Equivalent circuit model
图 1. 忆阻等效电路模型

流过 NMOS 管的漏极的电流可以被描述为:

$$I_D = \beta \left[(V_{GS} - V_{th}) V_{DS} - \frac{1}{2} V_{DS}^2 \right] \quad (2)$$

其中, $\beta = \mu_n C_{ox} (W/L)$, μ_n 表示电子迁移速率, C_{ox} 表示栅极氧化物层的电容, W/L 表示 MOS 管的宽长比。假设 $V_{DS} \ll 2(V_{GS} - V_{th})$, 公式(2)可以近似表示为: $I_D = \beta(V_{GS} - V_{th})V_{DS}$ (3)。此时, NMOS 管可以看作一个受电压 V_{GS} 控制的线性电阻, 电阻值可描述为:

$$R_{DS} = \frac{1}{\beta(V_{GS} - V_{th})} \quad (4)$$

对应的电导值为:

$$G_{DS} = \beta(V_{GS} - V_{th}) \quad (5)$$

根据电流反馈运算放大器的端口特性, 在 A、B 处的输入电流与 NMOS 管的漏极电流之间的关系为:

$$I_1(t) = I_2(t) = \frac{R_4}{R_1} I_3(t) \quad (6)$$

由于 MOS 管的漏极电流可以表示为:

$$I_3(t) = \frac{V_A(t) - V_B(t)}{R_3 R_{DS}} R_2 \quad (7)$$

则可以计算出 A、B 端输入电流与输入电压之间的关系为:

$$I_1(t) = I_2(t) = \frac{R_2 R_4}{R_1 R_3 R_{DS}} [V_A(t) - V_B(t)] \quad (8)$$

所以 A、B 端的等效输入的导纳可表示为:

$$G_{AB} = \frac{R_2 R_4}{R_1 R_3} G_{DS} \quad (9)$$

B 模块是通过一个电流反馈运算放大器和一个电容实现的电流积分器电路。把 NMOS 管漏极电流连

接到积分电路的输入端,将输出电压作为压控浮地电阻电路的控制电压 V_C 。为了确保 NMOS 管工作于线性工作区,电容 C_1 与一个直流电压源 V_{DC} 串联,使其满足条件 $V_{DS} \ll (V_{GS} - V_{th})$ 。可知, B 模块的控制电压 V_C 可以表示为:

$$V_C(t) = V_{DC} + \frac{1}{C_1} \int I_3(t) dt = V_{DC} + \frac{q_1(t)}{C_1} \quad (10)$$

由于 NMOS 管源极虚地,即 $V_C(t) = V_{GS}(t)$,代入式(5)中,化简得到:

$$G_m(t) = G_{DS}(t) = \frac{\beta q_1(t)}{C_1} + G_0 \quad (11)$$

其中, $G_m(t)$ 表示时变的跨导值, $G_0 = \beta(V_{DC} - V_{th})$ 相应的,式(9)转变为:

$$G_{AB} = \frac{R_2 R_4}{R_1 R_3} G_m(t) = \frac{R_2 R_4}{R_1 R_3} G_0(t) + \frac{R_2 R_4 \beta}{R_1 R_3 C_1} q_1(t) \quad (12)$$

从式(11)可以看出,其 $G_m(t)$ 值与流过器件的电流的历史有关,表明, A, B 端的等效导纳 $G_{AB}(t)$ 具有“记忆”特性,因此可以等效为一个忆阻器。

通过 PSPICE 仿真软件对该等效电路进行连接并验证分析,具体参数设置为: $C_1 = 50 \text{ nF}$, $R_1 = 100 \Omega$, $R_2 = R_3 = R_4 = 1000 \Omega$,然后在 A, B 端输入幅值 2V、频率 150 Hz 的正弦波信号,等效电路的 V-I 特性如图 2 所示,可以看出该等效电路具有忆阻器典型的滞回特性,因为采用的是阈值型等效电路模型,所以具有两个阈值开关。

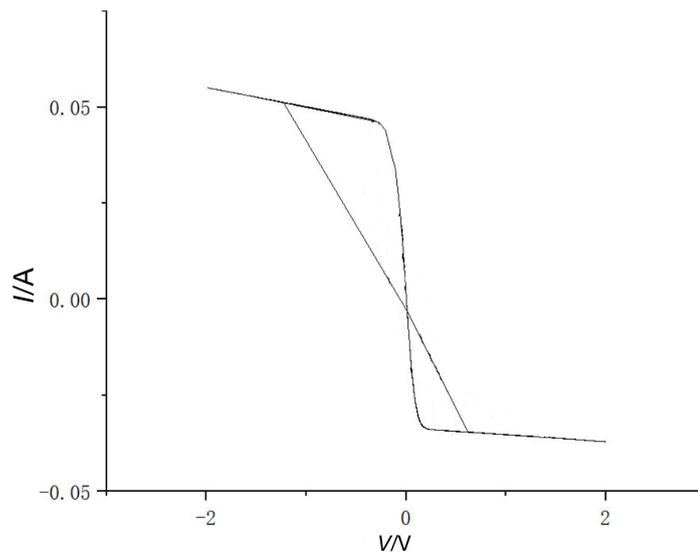


Figure 2. Characteristic diagram of equivalent circuit of memristor
图 2. 忆阻等效电路仿真图

3. 数据选择电路的设计与仿真

与非门电路是数字电路中的最基本的一种电路,它具有两个输入端和一个输出端。本文中的与非门电路通过两个忆阻等效电路和两个 CMOS 晶体管连接而成。如图 3 所示, A, B, C, D 端分别连接忆阻器等效电路的正、负端; M_6 是 PMOS 晶体管,型号为 M2N6804; M_7 是 NMOS 晶体管,型号为 M2N6659。 V_{cc} 是工作电源, V_1, V_2 是输入信号。

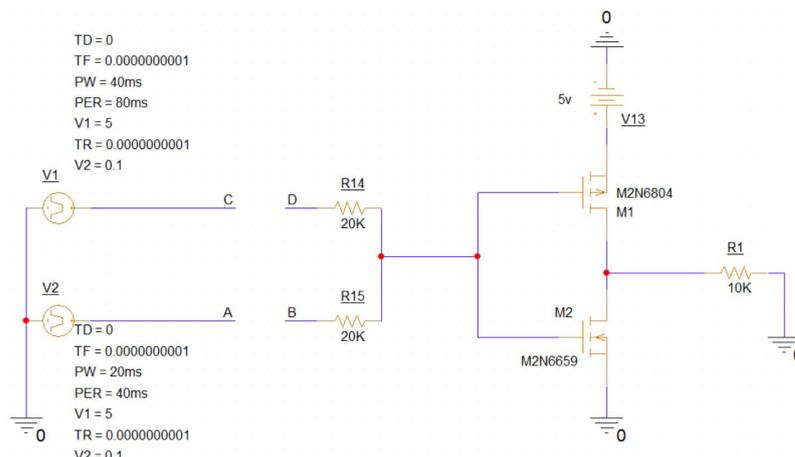


Figure 3. And not gate logic circuit based on memristor
图 3. 基于忆阻器的与非门逻辑电路

输入信号的高电平表示逻辑状态“1”，低电平表示逻辑状态“0”。假设忆阻等效电路初态为低阻态，基于忆阻器的与非门电路的具体工作过程如下：

当输入信号 v_1 和 v_2 均为逻辑高电平“1”或低电平“0”，即 $v_1 = v_2 = “1”$ 或 $v_1 = v_2 = “0”$ 时，忆阻器两端没有电压差(即“与”逻辑门中无电流通过)，两个忆阻器的阻值保持不变，输出端逻辑信号 $V_{out} = v_1 = v_2$ 。当输入信号电平不同时，即 $v_1 = “1”$ ， $v_2 = “0”$ 或 $v_1 = “0”$ ， $v_2 = “1”$ 时，电流从高电平端流向低电平端，两个忆阻器的忆阻值随之改变。由忆阻器电压与电流之间的关系可知，与高电平相连的忆阻器阻值会逐渐增大，最终达到最大值 R_{off} ；而与低电平相连的忆阻器的阻值会逐渐减小至 R_{on} 。因 R_{off} 远大于 R_{on} ，故输出端逻辑信号 V_{out} 为逻辑值“0”。“与”逻辑门的输出，进入到 CMOS 反相器。当“与”逻辑门的输出为“1”，NMOS 管导通，PMOS 管截止等效电阻很高，可达兆欧级以上。因此，反相器输出为低电平。当“与”逻辑门的输出为“0”，PMOS 管导通，NMOS 管截止。反相器输出为高电平。

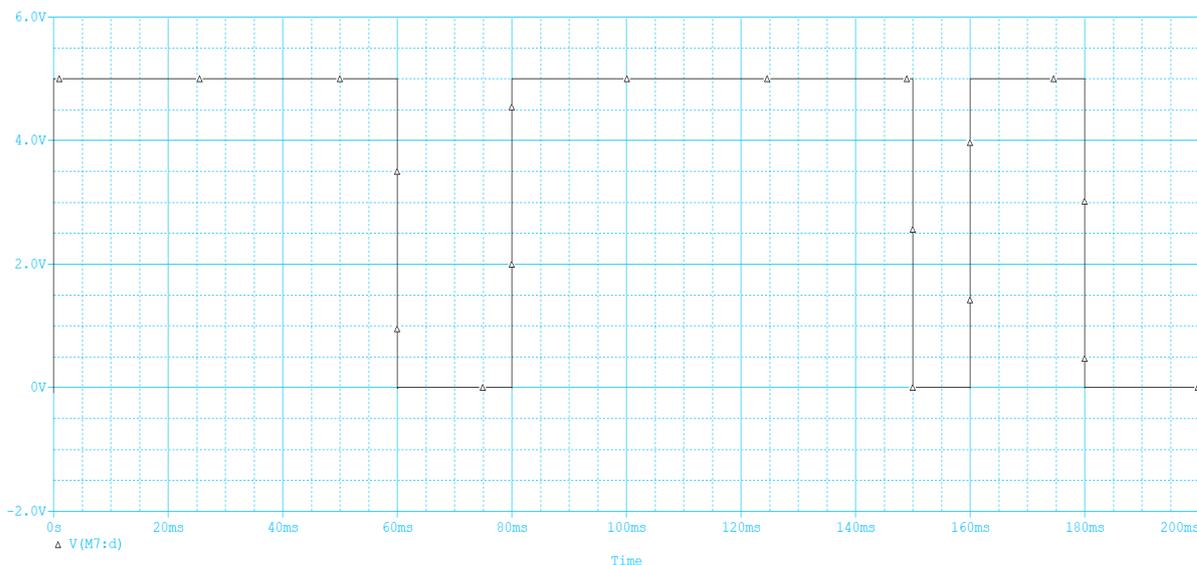


Figure 4. Simulation results of and not gate circuit based on memristor
图 4. 基于忆阻器的与非门电路仿真结果

通过 PSPICE 仿真软件对电路进行功能验证, 取时域仿真周期为 200 ms, 步长为 1 ms。输入信号 V1 为高电平 5 V, 低电平 0 V, 周期 80 ms 的矩形脉冲信号, 输入信号 V2 为高电平 5 V, 低电平 0 V, 周期 20 ms 的矩形脉冲信号。仿真波形如图 4 所示, 输出电压的高电平为 5V, 低电平为 0 V。

从图 4 中可以看出, 当 v1 输入电压值为低电平时, 当 v2 输入电压值为高电平时, Vout 输出高电平; 当 v1 输入电压值为高电平时, 当 v2 输入电压值为高电平时, Vout 输出低电平; 当 v1 输入电压值为低电平时, 当 v2 输入电压值为低电平时, Vout 输出低电平; 当 v1 输入电压值为高电平时, 当 v2 输入电压值为低电平时, Vout 输出高电平, 证明混合型忆阻-CMOS 逻辑的与非门逻辑功能正确。

4. 与非门电路的硬件实现

按照仿真电路图, 搭建与非门电路, 硬件电路主要由两个 CMOS 管和两个忆阻等效电路组成。



Figure 5. Hardware circuit test results

图 5. 硬件电路测试结果

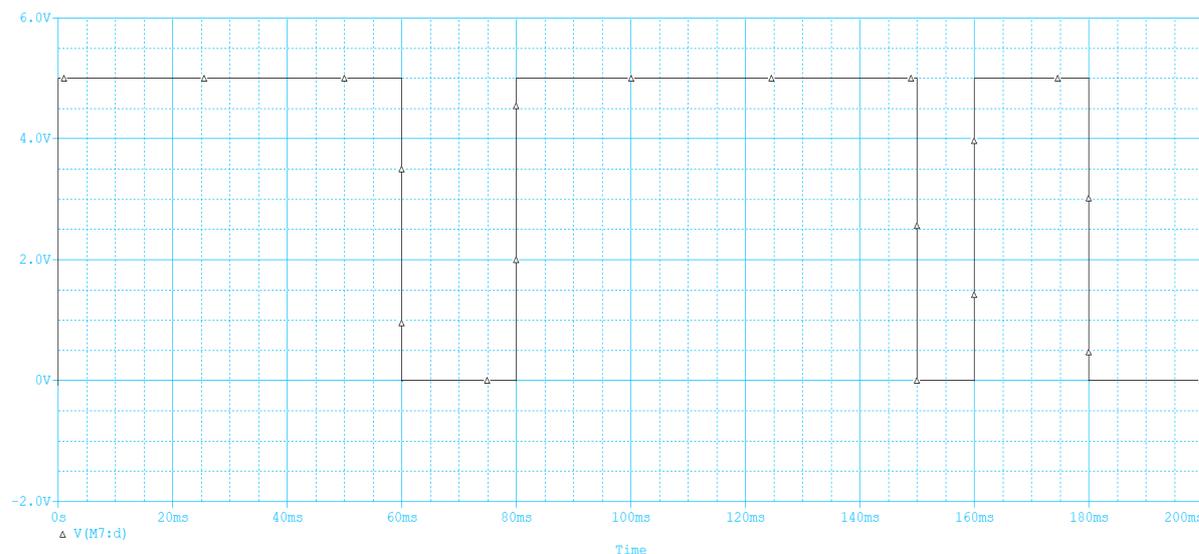


Figure 6. Simulation results of and not gate circuit based on memristor

图 6. 基于忆阻器的与非门电路仿真结果

采用直流稳压电源、信号发生器和示波器对电路进行调试。测试结果如图 5 所示，测试结果和仿真结果(见图 4、图 6)基本吻合。

5. 结束语

忆阻器的电流电压特性非常适合用于电子开关或存储器单元等应用，并且响应速度快、功耗低，与传统存储器相比，具有更高的密度和更好的可扩展性。本文搭建的混合型忆阻 C-MOS 逻辑的与非门电路，器件数量少，结构简单，优化了电路设计，降低了功耗，与传统逻辑电路相比具有很大优势。本论文通过进行仿真实验和硬件测试，对忆阻器在电子电路中的应用进行了研究，验证了方案的可行性，利用忆阻器实现了与非门电路的基本功能后续将对忆阻器在逻辑电路中的应用进行更深入的研究，实现更复杂的硬件电路。

基金项目

大创项目编号：202310066097。项目名：基于忆阻器的基本逻辑器件的设计与实现。

参考文献

- [1] Chua, L.O. (1971) Memristor—The Missing Circuit Element. *IEEE Transactions on Circuit Theory*, **18**, 507-519. <https://doi.org/10.1109/TCT.1971.1083337>
- [2] Trukov, D.B., Snider, G.S., Stewart, D.R., et al. (2008) The Missing Memristor Found. *Nature*, **453**, 80-83.
- [3] Soliman, N.S., Fouda, M.E. and Radwan, A.G. (2019) Design of Power- and Variability-Aware Nonvolatile RRAM Cell Using Memristor as a Memory Element. *IEEE Journal of the Electron Devices Society*, **7**, 701-709.
- [4] 陈长林, 骆畅航, 刘森, 等. 忆阻器类脑计算芯片研究现状综述[J]. 国防科技大学学报, 2023, 45(1): 1-14.
- [5] 王晓媛, 金晨曦, 周鹏飞. 忆阻数字逻辑电路设计[J]. 电子与信息学报, 2020, 42(4): 851-861.
- [6] 杨辉, 段书凯, 董哲康, 等. 基于忆阻器-CMOS 的通用逻辑电路及其应用[J]. 中国科学: 信息科学, 2020, 50(2): 289-302.
- [7] 姬超, 李拓, 邹晓峰, 等. 基于忆阻器的组合逻辑电路设计[J]. 半导体技术, 2022, 47(8): 649-659.
- [8] 黄丽莲, 朱耿雷, 项建弘, 等. 基于电压阈值忆阻器 SPICE 模型的加法器电路设计[J]. 实验室研究与探索, 2022, 41(5): 73-77+158.
- [9] 王光义, 沈书航, 刘公致, 等. 基于忆阻器的乘法器电路设计[J]. 电子与信息学报, 2020, 42(4): 827-834.
- [10] 代广珍, 赵振宇, 宋兴文, 等. 忆阻器混合逻辑电路设计及其应用[J]. 中国科学: 信息科学, 2023, 53(1): 178-190.
- [11] 冯朝文, 蔡理, 杨晓阔, 等. 基于混合忆阻器-CMOS 逻辑的全加器电路优化设计[J]. 微纳电子技术, 2019, 56(11): 868-874+894.
- [12] Pershin, Y.V. and Ventra, M.D. (2013) SPICE Model of Memristive Devices with Threshold. *Radioengineering*, **22**, 485-489.
- [13] 向林波. 记忆器件等效电路模型及电学特性研究[D]: [硕士学位论文]. 湘潭: 湘潭大学, 2017.