

Design and Implementation of a Video Image Capture and Display System Based on FPGA

Hui Peng

Department of Information Technology and Management, Zhejiang Police Academy, Hangzhou
Email: penghui@zjy.com.cn, 47437998@qq.com

Received: Nov. 29th, 2013; revised: Dec. 22nd, 2013; accepted: Jan. 5th, 2014

Copyright © 2014 Hui Peng. This is an open access article distributed under the Creative Commons Attribution License, which permits unrestricted use, distribution, and reproduction in any medium, provided the original work is properly cited. In accordance of the Creative Commons Attribution License all Copyrights © 2014 are reserved for Hans and the owner of the intellectual property Hui Peng. All Copyright © 2014 are guarded by law and by Hans as a guardian.

Abstract: For the high-demand field of real-time image processing, this system designs and implements a video image acquisition and display system based on FPGA using the latest system-on-programmable-chip technology. It is based on the NIOS II core controller, and integrates the image acquisition, image processing and storage, image display function on a single programmable logic device FPGA. The experimental results show that the system is easy to transplant, convenient for custom specific application, greatly reduces the cost and provides an important reference for other similar designs.

Keywords: System-On-Programmable-Chip; Image Acquisition; VGA; FPGA; Real Time

基于 FPGA 视频图像采集及显示系统的设计与实现

彭 辉

浙江警官职业学院信息技术与管理系, 杭州
Email: penghui@zjy.com.cn, 47437998@qq.com

收稿日期: 2013 年 11 月 29 日; 修回日期: 2013 年 12 月 22 日; 录用日期: 2014 年 1 月 5 日

摘 要: 针对图像处理实时性要求高的领域, 利用最新的可编程片上系统技术, 设计并实现了基于可编程逻辑器件 FPGA 的视频图像采集及显示系统。系统以 NIOS II 软核为主控制器, 将图像采集、图像处理及存储、图像显示等功能集成在单片可编程逻辑器件 FPGA 上, 实现了实时视频图像的采集、处理及显示。实验结果表明, 系统有着易于移植、便于针对特定应用定制、成本大幅降低等优势, 具有较高的工程应用与参考价值。

关键词: 可编程片上系统; 图像采集; VGA; FPGA; 实时

1. 引言

随着可编程逻辑器件的发展, 使得它在图像尤其是视频图像领域的应用趋于广泛, 并已经成为对图像处理实时性要求高的领域如动态目标跟踪、生物特征识别、车辆车牌识别等中重要的研究对象^[1,2]。因此, 本文将深入研究基于 FPGA 视频图像采集及显示系统, 对于开发实时高速图像处理系统有着重要的参考意义。

2. 视频图像采集及显示系统总体框架

本系统的总体框架如图 1 所示, 采用 Altera 的 Cyclone IV EP4CE115F29 器件作为核心控制器, 基于 SOPC 技术将主要功能模块集成在同一个可编程逻辑器件上, 同时将一个 NIOS II 软核处理器嵌入到里面, 负责对整个系统的管理和配置, 另外内部各模块通过 Avalon 总线互连和通讯^[3]。系统前端图像采集器采用

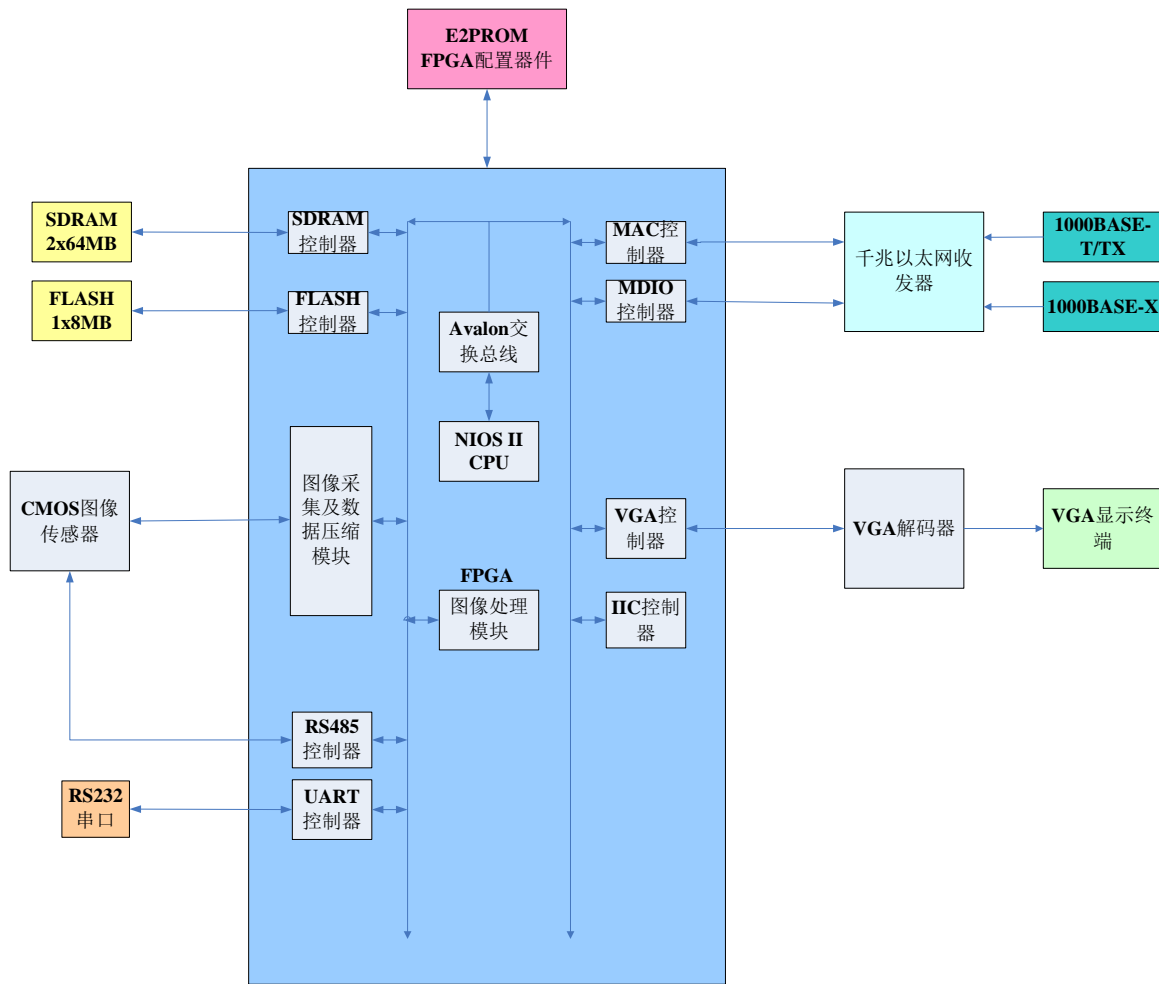


Figure 1. Video capture and display system block diagram
图 1. 视频图像采集及显示系统总体框架图

CMOS 数字图像传感器，CMOS 图像传感器输出的数字图像信号，由 FPGA 采集及数据转换模块将其转化为 30 位的 RGB 信号，并存储到外部 SDRAM 图像缓存器，经过图像处理模块的预处理后再通过 VGA 显示模块直接输出到显示终端上，另外也可以通过千兆以太网通信通道将图像信息传输到后台计算机后处理。

3. 视频数据采集及存储

本系统采用 CMOS 数字图像传感器 D5M，最大输出图像像素为 2592×1944 ，图像颜色格式为 Bayer 格式，图像输出格式可以通过 I2C 总线进行配置，支持多种常用的格式比如 VGA、SVGA、XGA 等，另外增益、曝光时间等参数也可以动态调整。CMOS 图像传感器将接收的光信号转换成电信号，并通过片内 12

位 A/D 转换器将模拟信号转换成 12 位的数字信号，图像数据输出时序如图 2 所示。

由于视频数据量较大，实时性要求较高，所以本系统的图像存储部分由两片数据位宽为 16 位的 SDRAM 芯片构成，通过 ALTERA 专用 AVALON 总线连接到 NIOS II 软核。本系统中 CMOS 图像传感器输出的 Bayer 图像数据转换成 30 位 RGB 数据后，为了提高存储器带宽利用率，将 R[9:0]和 G[9:5]存入到第一片 SDRAM 中，将 G[4:0]和 B[9:0]存入到第二片 SDRAM 中，并且采用乒乓缓存思想，将 SDRAM 划分成两块独立存储块，当其中一片存储块用于采集后图像数据写入时，另一片存储块用于显示图像数据的读出，具体实现过程为系统初始化后，将两帧图像数据分别存入两块存储块，后续当偶数帧的帧同步信号下降沿时触发控制器去读前一个奇数帧所在存储块，

如此循环，周而复始。

4. 视频图像显示

处理后视频图像数据经过数模转换芯片 AD7123 转换成一定格式的模拟信号，最终在 VGA 显示设备上显示，显示模块的具体连接关系如下图所示。VGA 的同步信号由 FPGA 直接产生，VGA 标准时序如图 3 所示^[4]。

根据图 4 所示时序编写 VGA 显示控制程序，产生 VGA 相关同步信号，同时送出 25 MHz 给 AD7123，将 RGB 视频数据输出到 VGA 设备上。

本系统中的显示模块可以根据前端图像采集模块的输出自动通过 NIOS II 配置输出其他常用格式的

视频，比如 SVGA(60 Hz)、XGA(60 Hz)等。

5. 实验结果

使用编程工具将编译好的 FPGA 配置文件下载到硬件平台上，采集及显示效果如图 5 所示。系统可以实时采集并显示图像，完全达到了本文的设计要求。

6. 结束语

本文设计并实现了以 FPGA NIOS II 软核为核心的视频图像采集及显示系统，由于采用了片上可编程系统技术，使整个图像采集显示系统有着易于移植、便于针对特定应用定制、成本大幅降低等优势，具有较高的工程应用与参考价值。

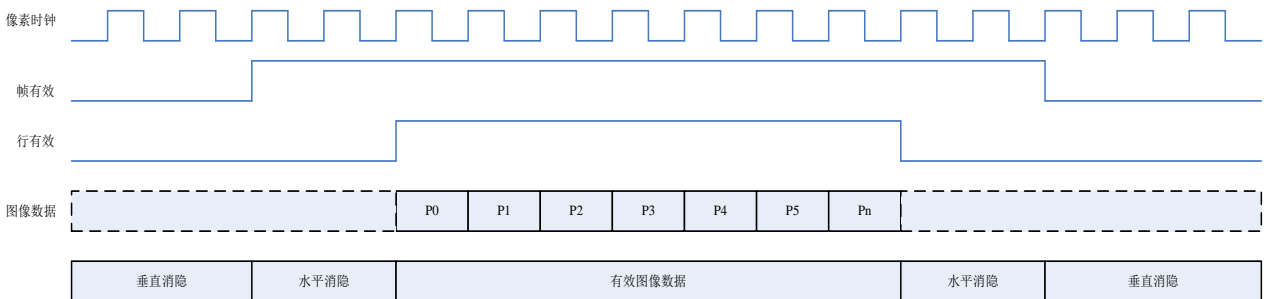


Figure 2. CMOS image sensor data output timing
图 2. CMOS 图像传感器数据输出时序

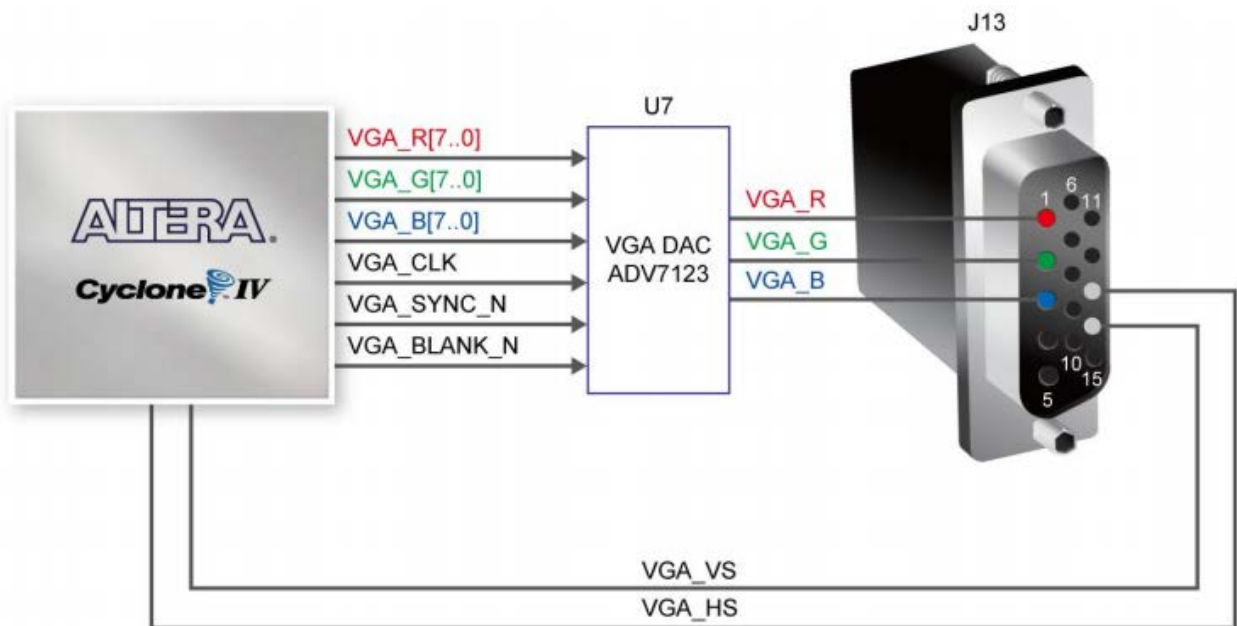


Figure 3. Functional parts connection relationship diagram in display module
图 3. 显示模块各功能部件连接关系图

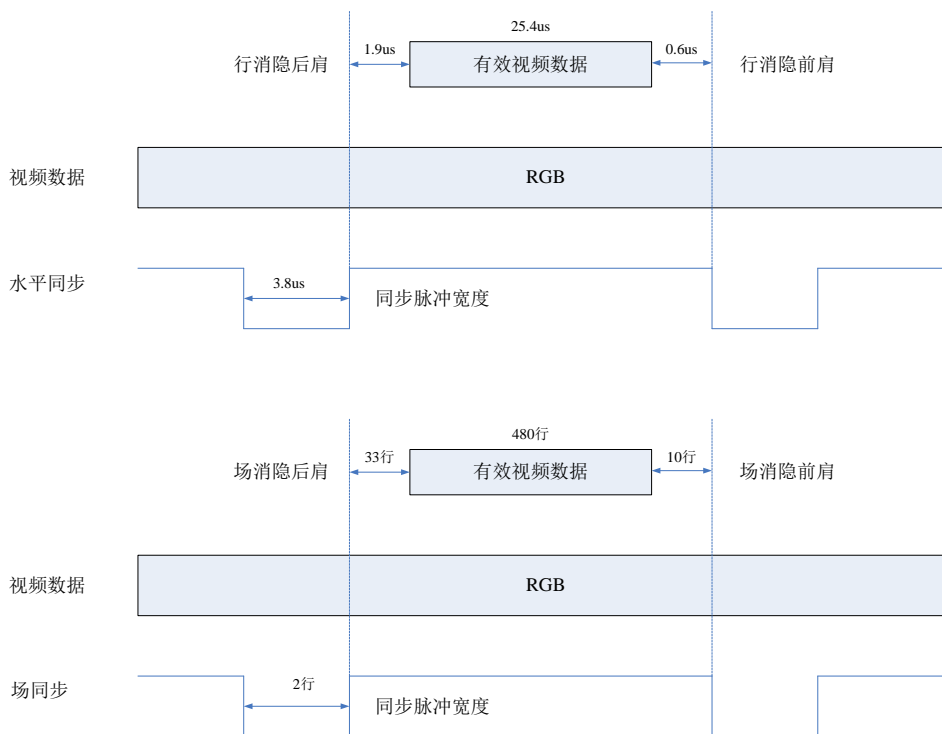


Figure 4. VGA standard timing
图 4. VGA 标准时序图

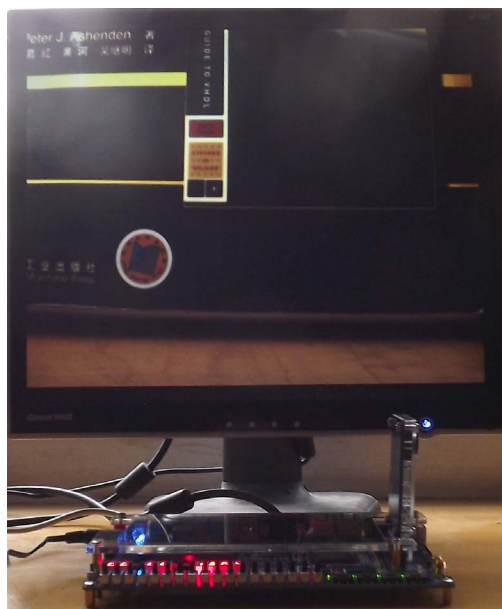


Figure 5. Video capture and display result
图 5. 采集及显示效果图

参考文献 (References)

- [1] 雷元武, 窦勇, 郭松 (2012) 基于 FPGA 的高精度科学计算加速器研究. *计算机学报*, **1**, 112-122.
- [2] 石美红, 房超, 张卫军, 仇涵 (2009) 基于 FPGA 的线阵 CCD 图像采集控制的实现微计算机信息. *微计算机信息*, **5-2**, 177-178.
- [3] 刘松, 付扬, 郭培源 (2010) 基于 FPGA 的数字视频监控系统设计. *电视技术*, **3**, 92.
- [4] 徐遵磊, 贾建援, 张大兴 (2008) 基于 FPGA 的视频信息采集系统设计. *微计算机信息*, **14**, 76.