

# 一种基于国产FPGA的机场天气雷达冗余切换系统

赵攀攀, 王学仁, 钱波, 李博宁

四创电子股份有限公司, 安徽 合肥

收稿日期: 2023年2月10日; 录用日期: 2023年3月23日; 发布日期: 2023年3月31日

---

## 摘要

为了提高机场天气雷达系统不间断运行可靠性, 本文提出一种双机热备份冗余切换系统, 该系统将发射、接收、伺服冗余控制切换集中在一个以国产现场可编程阵列(Field Programmable Gate Array, FPGA)为核心的冗余控制电路板上。主要介绍了冗余系统的总体设计、分机功能。重点研究了冗余控制板的硬件设计、结构设计、FPGA软件设计。该系统已成功应用于国内机场C波段天气雷达, 提高了系统的可靠性和可维护性。

## 关键词

国产FPGA, 冗余切换, 硬件设计, 软件设计

---

# A Redundancy Switching System of Airport Weather Radar Based on Domestic FPGA

Panpan Zhao, Xueren Wang, Bo Qian, Boning Li

Sun Create Electronics Co., Hefei Anhui

Received: Feb. 10<sup>th</sup>, 2023; accepted: Mar. 23<sup>rd</sup>, 2023; published: Mar. 31<sup>st</sup>, 2023

---

## Abstract

In order to improve the uninterrupted operation reliability of airport weather radar system, a redundant switching system with dual thermal backup is proposed. The system concentrates the transmit, receive and servo redundant control switch on a domestic Field Programmable Gate Array (FPGA) as the core of the redundant control circuit board. This paper mainly introduces the overall design and extension function of redundant system. The hardware design, structure design

and FPGA software design of redundant control board are mainly studied. The system has been successfully applied to C-band weather radar in domestic airports, which improves the reliability and maintainability of the system.

## Keywords

Domestic FPGA, Redundancy Switching, Hardware Design, Software Design

Copyright © 2023 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY 4.0).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

## 1. 引言

机场天气雷达[1]对于天气的预测及时性要求很高,单机雷达一旦发生一些部件故障,系统为了保护雷达寿命以及保证气象探测准确性,通常会使雷达停机工作,这与航空运输安全保障中要求的天气雷达在任何条件下都能连续、稳定、可靠地运行相违背。严重影响机场的气象保障。所以现阶段机场天气雷达多采用双机热备份[2]。双机热备份多指雷达主体组成部分:发射机、接收通道、伺服、信号处理服务器。

传统冗余切换需要对以上雷达主体部分各配备一个分系统冗余控制系统[3] [4] [5],不仅成本高。而且切换复杂、实时性不高。本文提出了一种将发射、接收、伺服冗余切换集中在以国产复旦微电子 FPGA [6] [7]为核心的冗余控制板上。并完成了其硬件板卡设计、FPGA 软件设计。在双机热备份冗余系统中,冗余控制板不仅能完成雷达时序[8]的同步,还能接收来自终端服务器的网络指令完成不同分系统的在线冗余切换[9]。

## 2. 双机热备份冗余控制系统设计

### 2.1. 总体设计

双机热备份冗余控制系统总体框图如图 1 所示。冗余控制分机中增加各个分系统的连接接口,通过连接冗余控制分机的即可实现多个分系统的双机热备份功能。冗余控制分机主要由直流电源、激励转接模块、功率选择模块、功率检测模块。本控/遥控控制、冗余控制板组成,以上所有插件或面板均安装在冗余控制分机中。直流电源除了提供冗余控制分机本身用电需求外,还给切换切换开关提供电源。

激励转接模块主要由两个二选一开关,两个 20dB 耦合器组成。两个二选一开关接收冗余控制板的控制信号来控制不同激励信号的传输,实现两套接收分系统和两套发射分系统独立工作或交叉工作,共有 4 种工作模式:发射 A/接收 A,发射 A/接收 B,发射 B/接收 A,发射 B/接收 B。由组合方式可以看出,接收 A 既可以给发射 A 提供激励信号,也可以给发射 B 提供激励信号;

功率选择模块主要由八选一开关,检波器组成。八选一开关受冗余控制板控制,实现八个射频通道的相互切换,其中八个射频通道分别用采集发射 A 功率、发射 B 功率、发射功率、反射功率、发射 A 功放功率、发射 B 功放功率、发射 A 激励检测、发射 B 激励检测信号。检波器的输入端连接八选一开关的输出端,用于检测八选一开关输出信号的波形信息,并输出检波波形至功率检测模块。

功率检测模块采集功率选择板输出的检波信号,通过模块中的功率检测板计算检波信号的幅度与脉宽信息,并通过串口通信将其发送至冗余控制板,最终由其转换成网络信号传输至终端软件。

软件化信号处理和数据处理终端则通过网络自动选择和设置实现在线热备份。

冗余控制板作为整个双机热备份冗余控制系统最重要模块，以现场可编程阵列(Field Programmable Gate Array, FPGA)为核心。其通过网络指令或本控面板上各个按键的闭合状态实现发射分系统、接收分系统、伺服分系统的冗余切换。随着国外芯片封锁的严峻以及机场雷达核心器件国产化的安全需求，设计一款应用于雷达冗余切换的国产 FPGA 板卡势在必行。本文基于该冗余控制板的主芯片 FPGA 采用上海复旦微电子公司型号为 JFM7K325TFFG900，与 XILINX 公司的 KINTEX-7 系列的芯片 XC7K325TFFG900 基本兼容，该 FPGA 芯片具备很高的逻辑和 I/O 性能，功耗也得到了严格控制，更小的芯片面积具有更高的性能，并且可调 IP 功能强大，结合 Vivado 软件的使用，提高了开发设计的效率，缩短了设计周期，完全符合双机热备份雷达冗余硬件的设计要求。

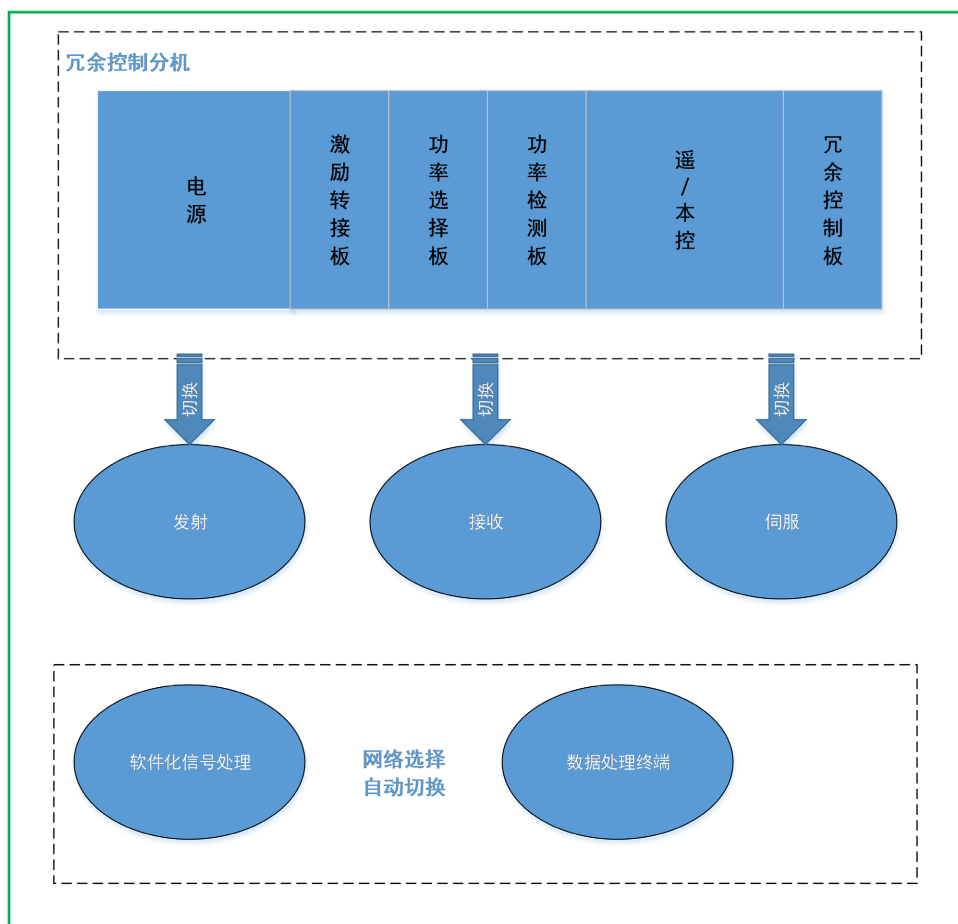


Figure 1. General block diagram of redundancy control system for dual-system hot backup  
图 1. 双机热备份冗余控制系统总体框图

## 2.2. 功能设计

双机热备份雷达冗余控制板功能框图如图 2 所示。冗余控制板接收来自终端服务器的切换控制指令，经过板载 FPGA 进行解析后向相应开关发送切换电信号，完成发射机波导开关切换、接收机激励开关切换、伺服冗余继电器切换。同时开关的状态回馈信号经过冗余板解析打包成网络指令发送给终端服务器，完成状态的检测。

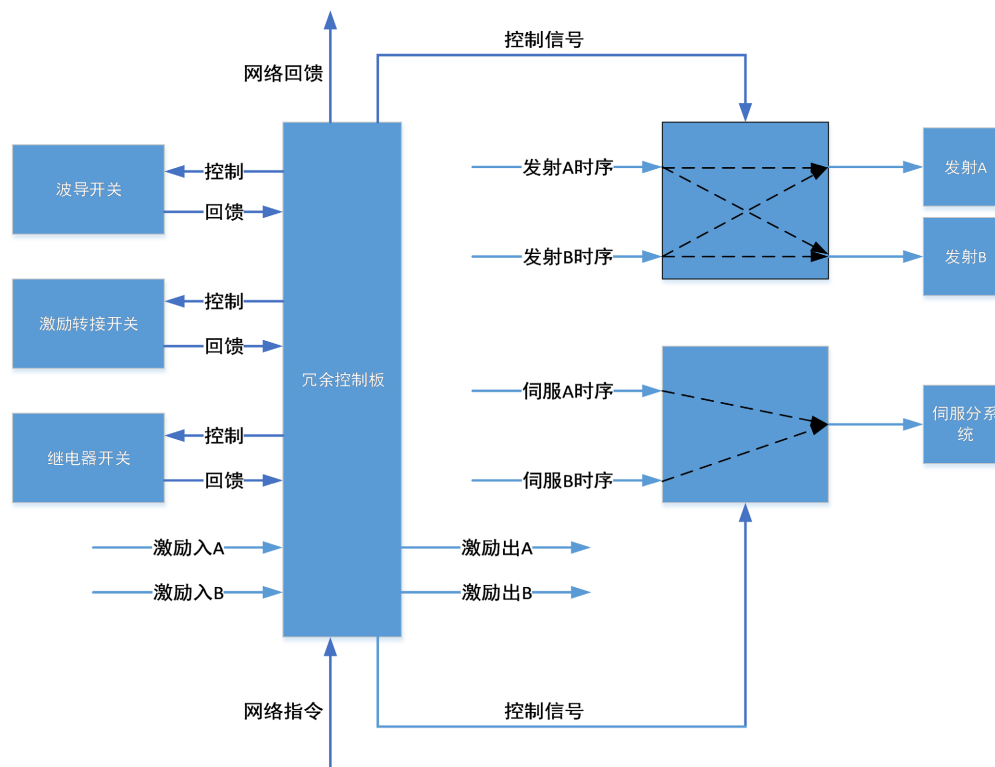


Figure 2. Functional block diagram of the redundant control board  
图 2. 冗余控制板功能框图

另外冗余板还完成时序的转接和变形。数字接收机产生激励和导前信号经过冗余板转接变形后输出发射时序和伺服时序给对应分系统。其中发射时序有：基准触发、脉宽控制、充电触发。

### 3. 冗余控制板设计

#### 3.1. 板卡硬件设计

冗余控制板通过光纤或者网络接收终端指令，由 FPGA 进行指令的解析和转换，然后通过不同的通用并行接口、通用串行接口、差分接口、光耦或+15V CMOS 电平接口等控制相应的雷达分系统，执行相应的控制或参数反馈功能。

综合考虑双机热备份雷达冗余系统的功能实现需要，冗余控制板卡设计为一个功能模块。采用 FPGA 集成设计，该 FPGA 选型为国产上海复旦微电子研发的 JFM7K325T。同时使用了 DDR3、EEPROM 和 Flash 的数据和程序。在外部通信的接口方面通过光纤接口、网络接口、SMA 接口、串口、光耦、GPIO 实现与其他系统通信。在内部通信接口方面，由 FPGA 通过 IIC、SPI、并口总线与 EEPROM、Flash、DDR3 实现双向数据传输。冗余控制硬件框图如图 3 所示。

##### 3.1.1. 电源模块设计

板内主要用电元件为 JFM7K325T、网络 PHY、光模块等其它元件；JFM7K325T 预估功耗为 20 W 左右；2 路网络 PHY 功耗不超过 3 W；1 路收发光模块单个功耗不超过 1.38 W；2 片 DDR3 预计功耗不超过 2.5 W；其余低功耗的元器件预估合计 2 W。共计单板功耗不超过 30 W。

板卡输入电源为 12 V，采用 DC-DC 和 LDO 分压，对板内元器件进行供电。FPGA 先上电，FPGA 系统要求上电顺序分别为先 VCCINT (1.0 V) 供电，再是 VCCBRAM (1.0 V)，然后是 VCCAUX (1.8 V)，

最后为 VCCO (1.5 V)。该 FPGA 的 VCCINT 和 VCCBRAM 的电压一样,可以同时上电。待 FPGA 启动后,板内外围电路的 3.3 V 接口电压再上电。冗余控制板电源模块设计图如图 4 所示:

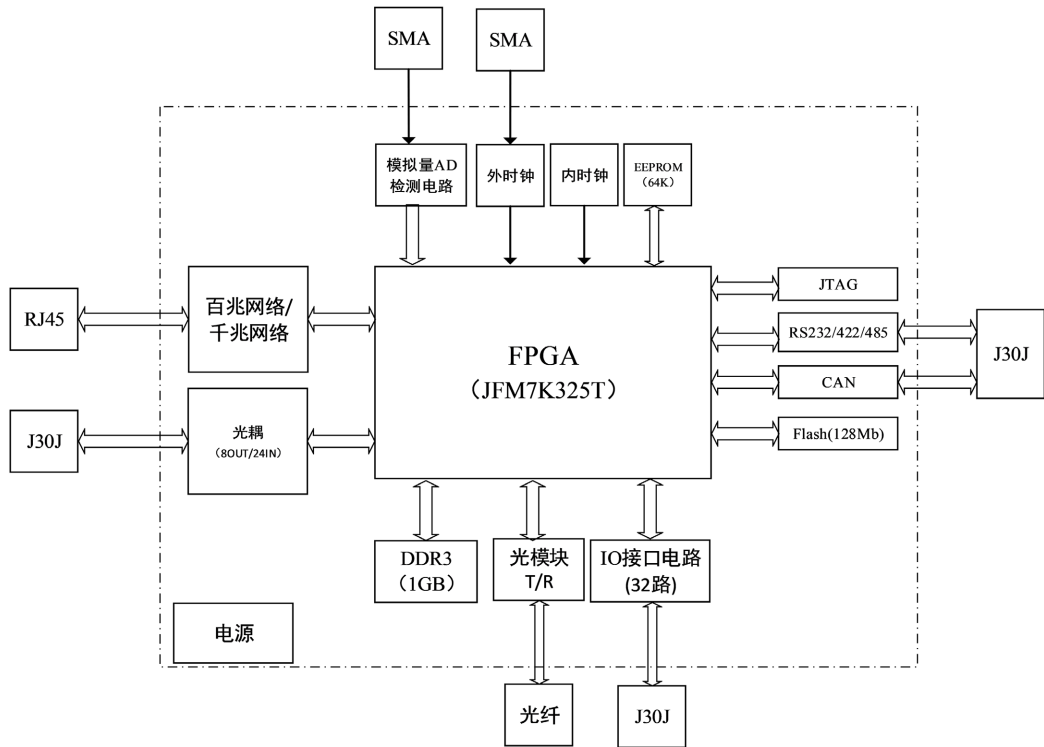


Figure 3. Hardware block diagram of the redundant control board  
图 3. 冗余控制板硬件框图

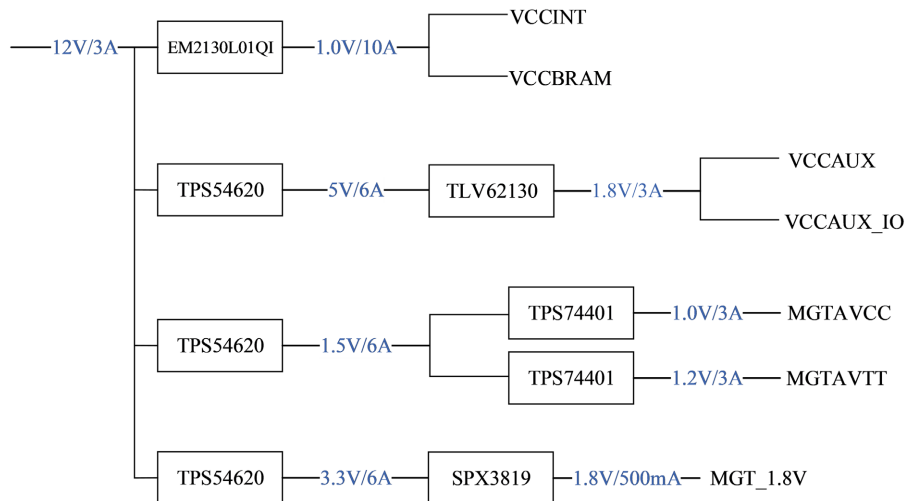


Figure 4. Power module design diagram of the redundant control board  
图 4. 冗余控制板电源模块设计图

### 3.1.2. FPGA 功能单元设计

冗余控制板使用 1 片复旦微电子生产的 JFM7K325T 型 FPGA,负责冗余切换控制、数据采集、接口管理及板内监控。该型号 FPGA 具有 10 个 IO BANK,共计 500 个 IO 口,16 路 GTX,支持 JTAG、SPI、

BPI、主串、从串、主并、从并等配置模式。由于选用的为国产化的 FPGA，其与 Xilinx 公司的 XC7K325T-2FFG900I 基本兼容。

FPGA 外挂 2 片 16 位 DDR3 芯片，共计容量为 1GB，用于存放待处理的临时数据或程序，芯片选用的为镁光的 MT41J256M16HA-125；外挂 1 片 SPI-FLASH，容量为 128 Mb，用于存放固化的程序，芯片选用的为华邦科技的 W25Q128JVEIQ；外挂 1 片 EEPROM，容量为 64 KB，用于存放用户信息，选用的为上海复旦微电子的 FM24C64D-SO。

由于 DDR3 的布线需要做等长处理，根据 FPGA 的 I/O BANK 布局情况，本设计选择 BANK32、33 连接两片 32 位的 DDR3，BANK32、33、34 的电压设为 1.5V；其余 BANK 电压均设为 3.3 V。BANK12 主要与千兆以太网协议芯片 W5300 的通信；BANK13 主要与千兆以太网协议芯片 RTL8211EG 的通信、CAN 总线通信，以及外部时钟输入、板载拨码开关输入；BANK14 主要用于与 Flash 的通信，以及与 EEPROM 的通信；BANK15 主要用于与光耦的通信；BANK16 主要用于与 TTL 接口的通信；BANK17 主要用于 RS232/422 接口的通信；BANK18 主要用于 RS485 的通信、继电器控制及波导回馈的通信、AD 的控制及数据采集与板载 LED 的控制；BANK36 用于与 DDR3 的地址数据接口的互联通信以及板载差分时钟输入。

编程接口采用 JTAG，独立使用一个接口，同时支持 SPI 的主/从加载模式。

FPGA 负责对板内其它芯片的上电时序、各路电源状态进行监控，同时对各芯片进行复位、使能等控制和运行状态监测。FPGA 外接了 4 个 LED 指示灯，均软件可控，可用于板卡运行状态指示，外接了 I2C 接口的温度传感器对板内温度进行监测。

### 3.2. 板卡结构设计

板卡尺寸设计为 199.4 mm \* 128.4 mm，四个角落和上下边中心位置分别放置一个安装孔，安装孔的直径为 3.048 mm。PCB 及主要元器件布局如图 5 所示。

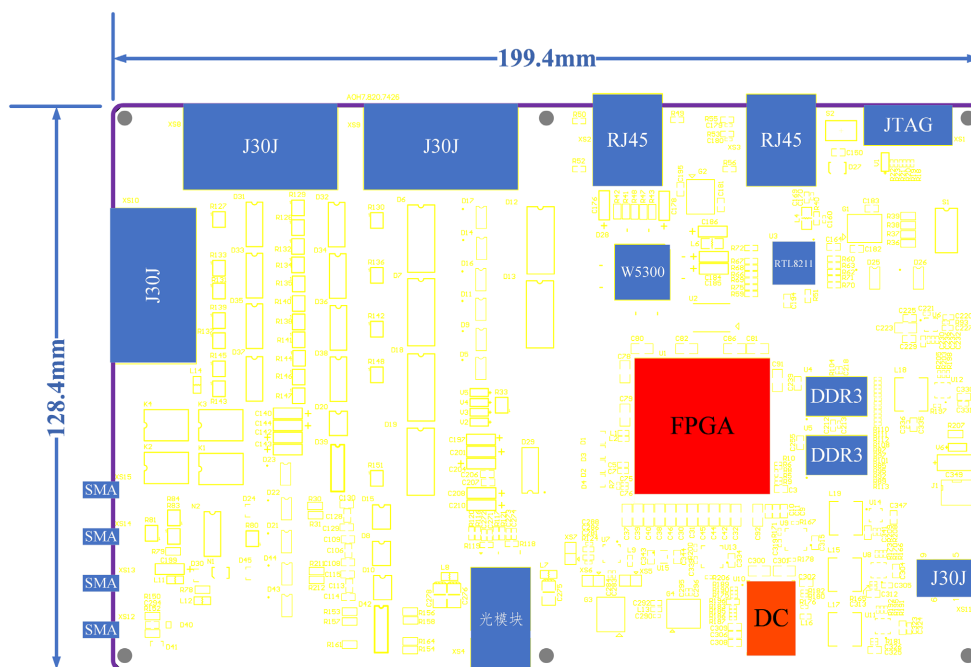


Figure 5. PCB layout of the board

图 5. 板卡 PCB 布局图

主要发热元件为 FPGA 和 DC/DC 电源转换，由于单板功耗不超过 30 W，可选用风冷方式进行散热。散热金属件与元器件之间需加放置导热硅垫，并选用较高导热率的材料。由于硅垫的导热率在超过一定压力之后会大幅下降，所以对冷板的散热凸台进行高度设计时，保证凸台与芯片的间隙略小于硅垫厚度即可。

### 3.3. FPGA 软件设计

冗余控制板通过网络指令或本控面板上各个按键的闭合状态实现发射分系统、接收分系统、伺服分系统的冗余切换。

冗余控制板模块主要由主芯片 FPGA、网络接口芯片、晶振、电源转换芯片、RS232/422 接口芯片、GPIO 通用 IO 接口芯片、EEPROM、JTAG 接口和各插座等组成。而主芯片 FPGA 需要在程序的加载之后正常工作，才能作为一个有效正常工作的系统。基于硬件描述语言编程设计的 FPGA 程序功能模块如下图 6 所示，主要的程序功能模块采用了状态机编程风格，保证了相关程序运行的稳定性、可靠性和易维护性。这里仅图示了部分主要工作模块。

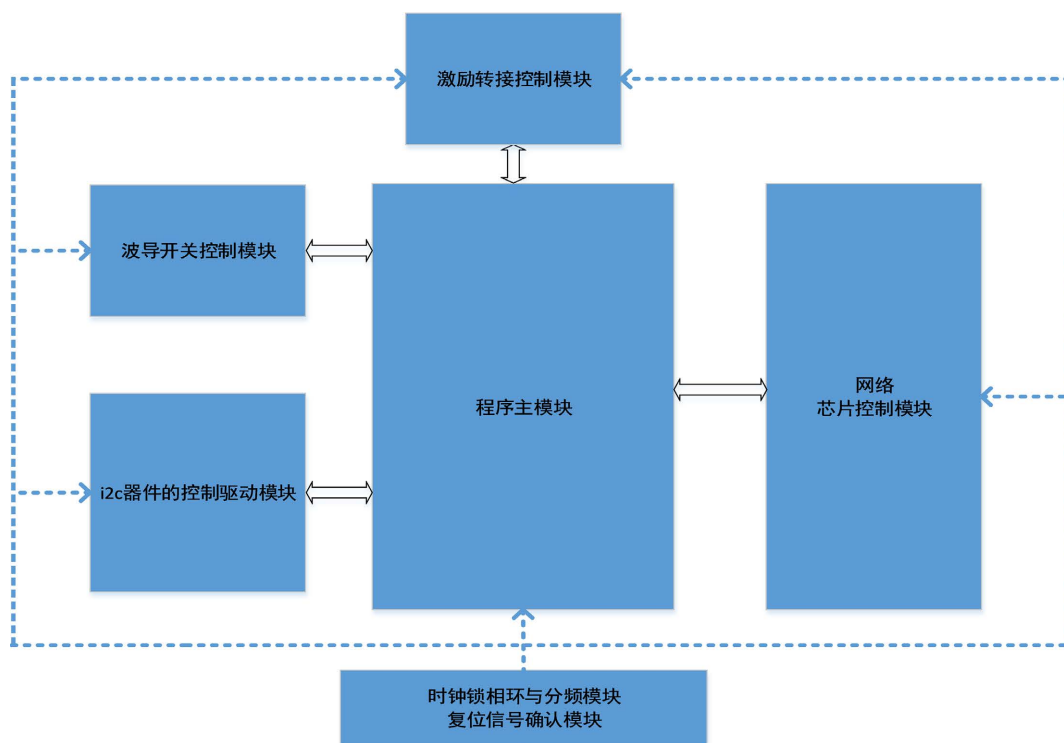


Figure 6. Block diagram of redundant control board

图 6. 冗余控制板程序框图

冗余控制板主要程序模块有主要以下部分组成：

1) 程序主模块

该模块负责网络控制指令与回馈指令的整合、判断、解析；光纤通讯数据处理；串口控制数据与回馈指令的整合、判断、解析；AD 数据预处理；与相关分系统的控制动作的产生；相关时序的产生等。

2) 网络芯片控制模块

该模块负责 W5300 网络芯片相应寄存器的配置与端口设置、网络数据帧打包与解析等。

3) i2c 器件的控制驱动与解析模块

该模块通过 i2c 总线的硬件连接方式，采取分时工作的形式，一方面定时板载采集温度传感器感知



的温度信息；另一方面及时读写 EEPROM，写入和读取用户自定义的数据指令。

#### 4) 时钟锁相环与分频模块

通过锁相环，以使进入 FPGA 的外部时钟达到可靠稳定，保证其他程序功能模块的正常工作；时钟分频模块产生各个程序模块和时序功能所需的时钟信号。

#### 5) 复位信号确认模块

该模块通过程序消抖去噪，提供稳定有效的复位信号。

#### 6) 波导开关、激励转接控制模块

该模块产生波导开关和激励转接开关的控制信号。

整个电路板上电之后，在时钟信号 clk 的驱动下，以上各程序模块在各自的状态机程序控制下，在依次满足各自的判决条件后正常运行，协同高效地完成冗余系统的各项功能。

## 4. 结束语

基于国产复旦微电子 FPGA 设计的冗余控制板实物如图 7 所示，经过上电测试，能够读取板载温度传感器的温度值并且板内指示 LED 灯均受 FPGA 软件的控制。



Figure 7. Physical drawing of redundant control boards

图 7. 冗余控制板实物图



Figure 8. Terminal software operation diagram

图 8. 终端软件操作图



基于本文提出的以国产复旦微电子 FPGA 为核心的将发射、接收、伺服冗余控制切换集中在一块电路板上的双机热备份冗余切换系统在 C 波段天气雷达上经过长时间连续运行, 双冗余系统稳定可靠, 其冗余终端软件操作图如上图 8 所示, 这表明该冗余方案应用于高可靠性机场天气雷达系统是可行的。

## 参考文献

- [1] 丁鹭飞. 雷达原理[M]. 西安: 西北电讯工程学院出版社, 1984.
- [2] 陈宝, 高仲辉, 郝立勇. 机场多普勒天气雷达双机备份技术及可靠性分析[J]. 成都信息工程学院学报, 2012, 27(3): 247-252.
- [3] 徐济安, 陈虎, 刘新安. 准双机冗余的机场天气雷达伺服系统[J]. 电子机械工程, 2019, 35(4): 18-22.
- [4] 胡芳芳, 王颖. 机场天气雷达伺服系统冗余设计[J]. 现代雷达, 2016, 38(1): 65-68.
- [5] 郭忠立, 张杼一. 双流机场天气雷达接收机备份及新雷达建设方案探讨[J]. 气象水文海洋仪器, 2017, 34(2): 16-19.
- [6] 马玲芝, 李鸿. 基于国产 FPGA 的增量式光电编码器测速电路研究[J]. 计算机测量与控制, 2016, 24(1): 233-236.
- [7] 王伟伟, 郑芳只, 王海娟, 等. 一种目标识别推理平台设计[J]. 智能物联技术, 2021(6): 16-24+49.
- [8] 邵威, 刘健, 杨志谦, 等. 一种基于分布式网络的场面监视雷达冗余控制系统[P]. 中国专利, CN106559494A. 2017-04-05.
- [9] 邵威, 刘健臣. 雷达冗余切换技术研究与设计[J]. 信息技术与信息化, 2015(3): 144-146.